

# 第 3 章 智能仪器输出通道及接口技术

智能仪器的主要功能是对信号进行检测与处理,处理后的逻辑信号常需要转换成能对客观对象控制的量,完成这部分功能的电路称为输出通道。输入/输出通道是计算机和客观对象之间信息传送和变换的连接通道。本章着重介绍输出通道的结构、组成、工作原理。

## 3.1 模拟量输出通道

模拟量输出通道是计算机对采样数据实现某种运算处理后,将处理结果回送给被测对象的数据通路。输出数字信号的形式主要有开关量、数字量和频率量。对于模拟量控制系统,应通过数模(D/A)转换将其变换成模拟信号输出。模拟量输出通道是将微机输出的数字量转换成适合于执行机构所要求的模拟量的环节。模拟量输出通道一般有单路模拟量输出通道和多路模拟量输出通道。

单路模拟量输出通道的一般结构如图 3.1 所示。寄存器用于保存计算机输出的数字量,D/A转换器用于将计算机输出的数字量转换为模拟量,由于 D/A 转换器输出的模拟信号往往无法直接驱动执行机构,故需要放大/变换电路进行适当地放大或变换。

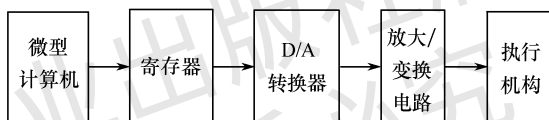


图 3.1 单路模拟量输出通道的一般结构

多路模拟量输出通道的一般结构有各通道自备 D/A 转换器和各通道公用 D/A 转换器两种形式。各通道公用 D/A 转换器的结构如图 3.2 所示。

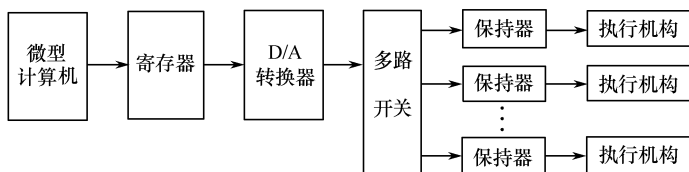


图 3.2 各通道公用 D/A 转换器的多路模拟量输出通道结构

### 3.1.1 D/A 转换原理

D/A 转换器(Digital to Analog Converter, DAC)是模拟量输出通道中的关键部件。按其工作原理可分为权电阻网络 D/A 转换器、倒 T 形电阻网络 D/A 转换器、权电流型 D/A 转换器等。权电阻网络 DAC 结构简单,所用电阻元件少,但各电阻的阻值相差较大,在集成芯片中很少应用。倒 T 形电阻网络 DAC 和权电流型 DAC 应用较多,下面分别介绍。

#### 1. 倒 T 形电阻网络 D/A 转换器

倒 T 形电阻网络 D/A 转换器由求和运算放大器、模拟开关和电阻网络等组成,电阻网络中的电阻接成倒 T 形,电路原理如图 3.3 所示。

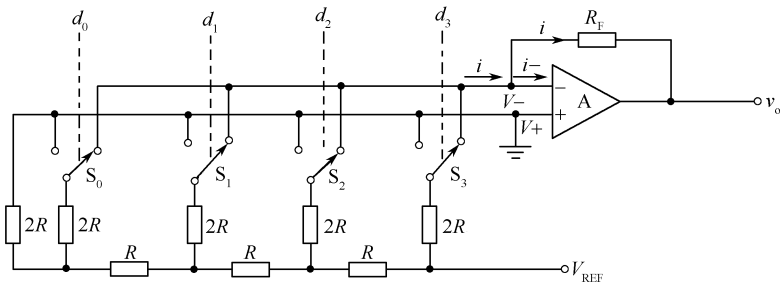


图 3.3 倒 T 形电阻网络 D/A 转换器原理图

由于  $V_- = V_+ = 0$ , 所以, 无论开关  $S_3, S_2, S_1, S_0$  与哪一边接通, 各  $2R$  电阻的上端都相当于接通“地电位”端, 电阻网络的等效电路如图 3.4 所示。

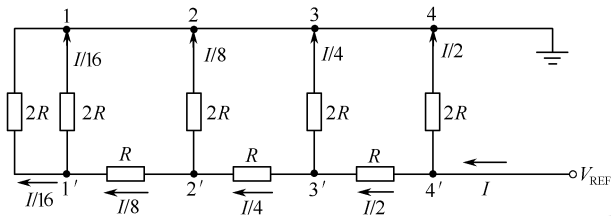


图 3.4 电阻网络的等效电路

设总电流为  $I$ , 可以看出, 从  $11', 22', 33', 44'$  每个端口向左看的等效电阻都是  $R$ , 所以从参考电源流入电阻网络的总电流为

$$I = \frac{V_{REF}}{R} \quad (3-1)$$

由电阻网络的分流公式可知, 流过  $44'$  电阻支路的电流为  $I/2$ , 流过  $33', 22', 11'$  各电阻支路的电流分别为  $I/4, I/8, I/16$ 。

在图 3.3 中, 设需要转换的二进制数字量为  $d_3 d_2 d_1 d_0$ , 开关  $S_3 \sim S_0$  受数字量  $d_3 \sim d_0$  的控制。当某位数字量为“1”时(如  $d_0 = 1$ ), 控制相应的开关(如  $S_0$ )与放大器的反相输入端接通, 相应电阻支路的电流( $I/16$ )流过放大器的反馈电阻  $R_F$ (因  $i_- = 0$ ); 当某位数字量为“0”时, 控制相应的开关与同相输入端接通, 从而与“地电位”端接通, 相应电阻支路的电流不流过放大器的反馈电阻。故流过放大器反馈电阻的总电流为

$$i = \frac{I}{2} d_3 + \frac{I}{4} d_2 + \frac{I}{8} d_1 + \frac{I}{16} d_0 \quad (3-2)$$

又因为  $i_- = 0$ , 所以有  $v_o = -R_F i$ 。取反馈电阻  $R_F = R$ , 并将式(3-1)、式(3-2)代入, 则输出电压为

$$\begin{aligned} v_o &= -R_F \frac{I}{2^4} (d_3 2^3 + d_2 2^2 + d_1 2^1 + d_0 2^0) \\ &= -\frac{V_{REF}}{2^4} (d_3 2^3 + d_2 2^2 + d_1 2^1 + d_0 2^0) \end{aligned} \quad (3-3)$$

式(3-3)表明, 输出模拟电压正比于输入的数字量, 实现了数字量转换为模拟量的功能。对于  $n$  位倒 T 形电阻网络 D/A 转换器, 输入为  $n$  位二进制数字量  $d_{n-1} d_{n-2} \cdots d_1 d_0$ , 输出的模拟电压为

$$v_o = -\frac{V_{REF}}{2^n} (d_{n-1} 2^{n-1} + d_{n-2} 2^{n-2} + \cdots + d_1 2^1 + d_0 2^0)$$

可见, 倒 T 形电阻网络的电阻取值只有  $R$  和  $2R$  两种, 精度容易保证, 而且, 流过各  $2R$  电阻的电流直接流入运算放大器的输入端, 提高了转换速度。利用倒 T 形电阻网络制作的集成电路

种类很多,如 DAC0832(8 位)、5G7520(10 位)、AD7524(8 位)、AD7546(16 位)等。

## 2. 权电流型 D/A 转换器

倒 T 形电阻网络 D/A 转换器在转换过程中利用模拟开关将基准电压接入电阻网络中,分析时,把模拟开关当作理想开关对待,但实际中,模拟开关都存在一定的导通电阻和导通压降,而且每个开关的导通电阻和导通压降各不相同,不可避免地会使流过各支路的电流有所变化,引起转换误差。为此,用一组恒流源取代倒 T 形电阻网络 D/A 转换器中的电阻网络,可构成权电流型 D/A 转换器。

权电流型 D/A 转换器包含运算放大器、模拟开关和恒流源,原理电路如图 3.5 所示。恒流源从高位到低位电流大小依次取为  $I/2, I/4, I/8, I/16$ 。

设要转换的二进制数字量仍为  $d_3d_2d_1d_0$ ,与倒 T 形电阻网络 D/A 转换器类似,当某位为“1”时控制开关与运算放大器的反向输入端接通,恒流源提供的电流流过放大器的反馈电阻;当某位数字量为“0”时控制开关与“地电位”端接通,恒流源提供的电流不流过放大器的反馈电阻。运算放大器的输出电压为

$$\begin{aligned} v_o &= iR_F = R_F \left( \frac{I}{2}d_3 + \frac{I}{2^2}d_2 + \frac{I}{2^3}d_1 + \frac{I}{2^4}d_0 \right) \\ &= \frac{R_F I}{2^4} (d_3 2^3 + d_2 2^2 + d_1 2^1 + d_0 2^0) \end{aligned}$$

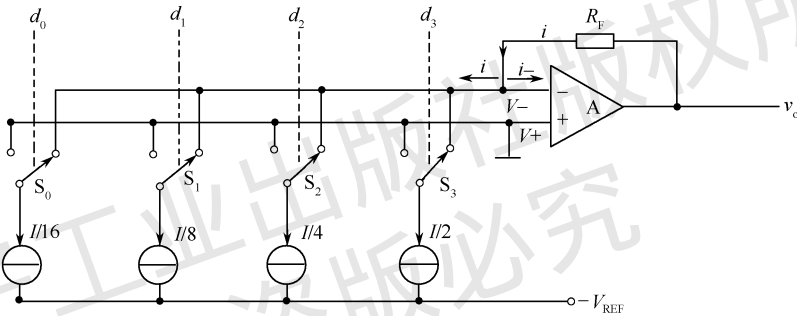


图 3.5 权电流型 D/A 转换器原理图

可见,输出电压正比于输入的数字量。采用恒流源后,由于恒流源内阻极大,相当于开路,所以各支路权电流的大小不受开关导通电阻和电压的影响,降低了对开关电路的要求,提高了转换精度。在实际电路中,基准电流源常用运算放大器、三极管及电阻构成。在单片集成 DAC 中, DAC0806, DAC0807, DAC0808 等采用权电流型 D/A 转换电路。

## 3.1.2 D/A 转换器的主要技术指标

### 1. 转换精度

D/A 转换器的转换精度是指在整个工作区间实际的输出电压与理想输出电压之间的偏差。通常用分辨率和转换误差描述。

#### (1) 分辨率

分辨率是指当输入数字发生单位数码变化时所对应的输出模拟量的变化量。DAC 的位数(输入二进制数码的位数)越多,输出电压的取值个数越多,越能反映输出电压的细微变化,分辨率越高。一般可用 DAC 的位数衡量分辨率的高低。

另外, DAC 的分辨率也可用 DAC 能够分辨出的最小电压(对应输入二进制代码中只有最低有效位为 1,其余为 0)与最大输出电压(对应输入二进制代码中各位全为 1)的比值表征。例如,8

位 D/A 转换器的分辨率为

$$\frac{1}{2^8-1} = \frac{1}{255} \approx 0.0039 = 0.39\%$$

对于  $n$  位 D/A 转换器,分辨率为  $1/(2^n-1)$ 。分辨率是 D/A 转换器在理论上能达到的精度。在不考虑转换误差时,转换精度即为分辨率的大小。

## (2) 转换误差

实际应用中,由于各元件参数值存在误差、基准电压不够稳定,以及运算放大器的漂移等,D/A 转换器实际转换精度受转换误差的影响,低于理论转换精度。转换误差指实际输出的模拟电压与理想值之间的最大偏差,常用这个最大偏差与输出电压满刻度(Full Scale Range,FSR)的百分比或最低有效位(LSB)的倍数表示。一般是增益误差、漂移误差和非线性误差的综合指标。

### ① 增益误差(比例系数误差)

D/A 转换器的输出与输入特性曲线的斜率称为 D/A 转换增益或标度系数。实际转换的增益与理想增益之间的偏差为增益误差。主要由基准电压和运算放大器增益的不稳定引起。

### ② 漂移误差(平移误差)

当输入数字为全 0 时,实际输出值与理想输出值的差值为漂移误差,即输入数字为全 0 时输出不为 0 的值。它由运算放大器的零点漂移引起,与输入的数字量无关,将理想曲线向上或向下平移,不改变其线性度,也称为平移误差。

### ③ 非线性误差(非线性度)

实际转换特性曲线与理想特性曲线之间的最大偏差,一般用该偏差相对于满刻度之比的百分数表示。它主要由模拟开关的导通电阻、导通压降和电阻网络的阻值偏差引起,是一种没有一定变化规律的误差。

例如,某 8 位 DAC 的非线性误差为  $\pm 0.05\%$ ,最大正、负误差为

$$\pm 0.05\% \times \text{FSR} = \pm 0.05\% \times (2^8-1)\text{LSB} = \pm 0.1275\text{LSB} \approx \pm \frac{1}{8}\text{LSB}$$

因此,非线性误差也常用若干个 LSB 表示(如上例的  $1/8\text{LSB}$ ),一般要求 DAC 的非线性误差小于  $\pm 1/2\text{LSB}$ 。

## 2. 转换速度

一般由建立时间决定。建立时间是指当输入的数字量变化时,输出电压进入与稳态值相差  $\pm 1/2\text{LSB}$  范围内的时间。输入数字量变化得越大,建立时间越长,所以当输入从全 0 跳变为全 1(或从全 1 跳变为全 0)时,建立时间最长,该时间称为满量程建立时间。一般手册上给出的建立时间指满量程建立时间。

## 3.2 D/A 转换器与微处理器的接口

DAC 芯片种类繁多,在目前常用的 DAC 中,从数码位数上看,有 8 位、10 位、12 位、16 位等;在输出形式上,有电压输出型和电流输出型;按输入是否含有锁存器分为内部无锁存器和内部有锁存器形式;按数字量的输入形式分为并行总线 D/A 转换器和串行总线 D/A 转换器;按转换时间分为超高速 DAC(转换时间  $T_S < 100\text{ns}$ )、高速 DAC( $T_S$  为  $100\text{ns} \sim 10\mu\text{s}$ )、中速 DAC( $T_S$  为  $10 \sim 100\mu\text{s}$ )、低速 DAC( $T_S > 100\mu\text{s}$ )等。不同形式的 DAC 与微处理器接口有所不同。有些 DAC 将电阻网络、模拟开关、数据锁存器、基准电源及运算放大器等集成在一片芯片上,方便使用。下面分别以并行和串行 DAC 为例进行介绍。

## 1. 带锁存器的并行 D/A 转换器与微处理器的接口

常用 DAC 芯片有 8 位分辨率的 DAC0800 系列、DAC0830 系列,10 位分辨率的 DAC1020 系列、AD7520 系列,12 位分辨率的 DAC1208 系列、AD1230 系列、DAC1220 系列、AD7521 系列等。其中,DAC0832 是美国国家半导体公司生产的 8 位分辨率的 D/A 转换芯片,主要性能如下:

- 分辨率为 8 位;
- 转换时间为  $1\mu\text{s}$ ;
- 参考电压为  $\pm 10\text{V}$ ;
- 采用单电源  $5\sim 15\text{V}$ ;
- 功耗为  $20\text{mW}$ 。

DAC0832 的内部结构如图 3.6 所示,内部有两级数据缓冲器(8 位输入寄存器和 8 位 DAC 寄存器)和一个 D/A 转换器,以及门控电路。内部无参考电源,需要外接;输出为电流型,要获得电压输出需外加转换电路。芯片共 20 个引脚,各引脚含义如下。

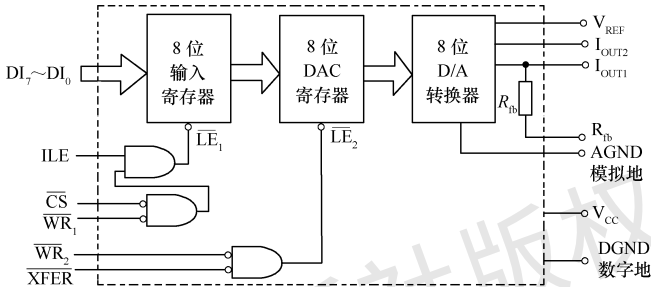


图 3.6 DAC0832 内部结构图

$DI_7\sim DI_0$ : 8 位数字量输入信号,其中  $DI_0$  为最低位, $DI_7$  为最高位。

$ILE$ : 输入寄存器的允许信号,高电平有效。

$\overline{CS}$ : 片选信号,低电平有效。

$\overline{WR}_1$ : 数据写入输入寄存器的控制信号,低电平有效。

$\overline{WR}_2$ : 数据写入 DAC 寄存器的控制信号,低电平有效。

$\overline{XFER}$ : 传送控制信号,低电平有效。

$I_{OUT1}$ : 模拟电流输出, $I_{OUT1} = \frac{V_{REF}}{R_{fb}} \times \frac{D}{256}$ ,其中  $D$  为  $DI_7\sim DI_0$  输入的数字量。当输入数字  $D$  全为 1 时,输出电流最大( $255V_{REF}/256R_{fb}$ );当输入数字  $D$  全为 0 时,输出电流为 0。

$I_{OUT2}$ : 模拟电流输出,模拟量为差动电流输出,与  $I_{OUT1}$  的关系是  $I_{OUT1} + I_{OUT2} = \text{常数}$ 。

$R_{fb}$ : 内部反馈电阻引脚,可外接输出增益调整电位器。

$V_{REF}$ : 参考电压输入端,可接正、负电压,范围为  $-10\sim +10\text{V}$ 。

$V_{CC}$ : 芯片电源, $+5\sim +15\text{V}$ ,典型值为  $+15\text{V}$ 。

$AGND$ : 模拟地,芯片模拟信号接地点。

$DGND$ : 数字地,芯片数字信号接地点。

由图 3.6 可见,两个数据缓冲器的工作状态分别受  $\overline{LE}_1$  和  $\overline{LE}_2$  的控制。当  $\overline{LE}_1$  (或  $\overline{LE}_2$ ) = 1 时,寄存器的输出跟随输入的变化而变化;当  $\overline{LE}_1$  (或  $\overline{LE}_2$ ) = 0 时,输入数据被锁存,寄存器的输出不跟随输入的变化而变化。

$\overline{LE}_1$  信号由  $ILE$  信号和  $\overline{CS}$ 、 $\overline{WR}_1$  共同控制,当  $\overline{CS}$ 、 $\overline{WR}_1$  均为低电平而  $ILE$  为高电平时, $\overline{LE}_1 = 1$ ,8 位输入寄存器的输出随输入而变化,当  $\overline{WR}_1$  由低电平变高时, $\overline{LE}_1 = 0$ ,输入寄存器的输出端不再随输入的变化而变化,此时数据被锁存到输入寄存器中,同时数据锁存到 8 位 DAC 寄存器中。

$\overline{LE}_2$  受  $\overline{WR}_2$  和  $\overline{XFER}$  的控制,当  $\overline{WR}_2$  和  $\overline{XFER}$  同时有效时,  $\overline{LE}_2 = 1$ , 8 位 DAC 寄存器的输出随输入而变化,当  $\overline{WR}_2$  由低电平变高时,控制信号  $\overline{LE}_2 = 0$ , 8 位 DAC 寄存器的数据被锁存,同时数据进入 8 位 DAC 转换器,启动一次 D/A 转换。

DAC0832 有以下 3 种工作方式。

### (1) 直通方式

当  $\overline{CS}$ ,  $\overline{WR}_1$ ,  $\overline{WR}_2$  和  $\overline{XFER}$  都接数字地, ILE 接高电平时,芯片工作于直通方式。此时,只要数字量从  $DI_7 \sim DI_0$  输入,就立即进行 D/A 转换,并输出转换结果。此种工作方式下, DAC0832 不能直接与 CPU 的数据线相连,很少使用。

### (2) 单缓冲方式

在此种工作方式下,两个寄存器中任一个处于直通状态,另一个工作于锁存器受控状态或两个寄存器同步受控。应用于只有一路模拟输出或有多路输出但不要求多路同时输出的场合。如图 3.7 所示为单缓冲工作方式下 DAC0832 与 8031 单片机的一种连接方法。将 ILE 接 +5V 电源,  $\overline{WR}_1$  和  $\overline{WR}_2$  同时由 CPU 的  $\overline{WR}$  控制,  $\overline{CS}$  和  $\overline{XFER}$  接地址选择线  $P_{2.7}$ , 使两级寄存器的控制信号同时选通, CPU 对 DAC0832 进行一次写操作,输入数据便在控制信号的控制下,直接进入内部 DAC 寄存器中,并进入 DAC 转换器进行 D/A 转换。相应程序片段如下:

.....

```

MOV     DPTR, #7FFFH      ;给出 DAC0832 的地址
MOV     A, #DATA          ;待转换的数据送入 A
MOVX    @DPTR, A         ;数据送入 DAC0832 并启动 D/A 转换
    
```

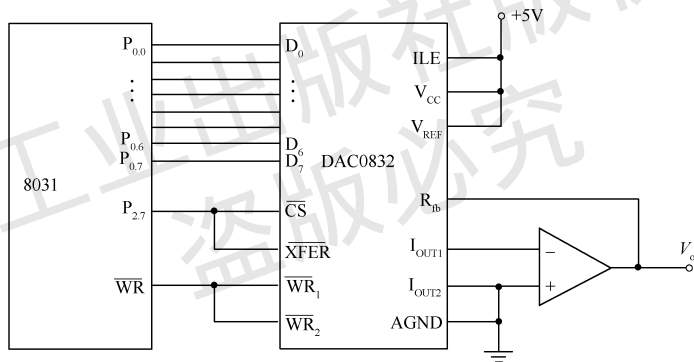


图 3.7 单缓冲工作方式

### (3) 双缓冲方式

在此种工作方式下, CPU 对 DAC0832 进行两次写操作, CPU 经数据总线分时向各路 DAC 输入要转换的数字量,并锁存在各路的输入寄存器中。然后, CPU 对所有的输入寄存器发出控制信号,使各个输入寄存器中的数据输入 DAC 寄存器,实现多路同步转换输出。

此时,将 ILE 接 +5V,  $\overline{WR}_1$  和  $\overline{WR}_2$  均接 CPU 的  $\overline{WR}$ ,  $\overline{CS}$  和  $\overline{XFER}$  分别接两个端口的地址译码信号。其中,  $\overline{CS}$  作为输入寄存器的选通信号,  $\overline{XFER}$  作为 DAC 转换寄存器的选通信号。图 3.8 所示为双缓冲工作方式下 DAC0832 与 8031 单片机的连接方法。两片输入寄存器的地址分别为 BFFFH 和 7FFFH, 两片 DAC 寄存器的地址均为 DFFFH。设要输出的数据存于 R1 和 R2 寄存器中,则相应的转换程序片段如下:

```

MOV     DPTR, #0BFFFH
MOV     A, R1
MOVX    @DPTR, A          ;待转换的数据送入 1#0832 寄存器
MOV     DPTR, #7FFFH
    
```

```

MOV      A,R2
MOVX    @DPTR,A           ;待转换的数据送入 2#0832 寄存器
MOV      DPTR,#0DFFFH
MOVX    @DPTR,A           ; 1#、2#同时转换,结果同时输出

```

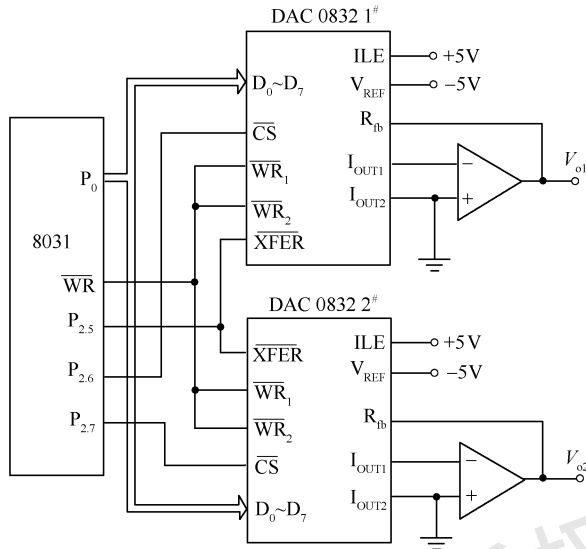


图 3.8 双缓冲工作方式

在该工作方式下,数据接收和启动转换可以异步进行,即在对某数据转换的同时,能进行下一数据的接收,以提高转换速率。

由于 DAC0832 的转换结果以差动电流形式输出,所以在上述两种工作方式中,在电流输出端外接了运算放大器,转换成电压输出。在图 3.8 中,参考电压  $V_{REF}$  接  $-5V$ ,输出  $0\sim+5V$  的单极性电压(若参考电压  $V_{REF}$  接  $+5V$ ,输出  $0\sim-5V$  的单极性电压),输出电压与输入数字量  $D$  的关系为

$$V_o = -\frac{V_{REF}}{2^n} \times D \quad (3-4)$$

式中, $D$  为待转换的数字量。

有时希望输出双极性的电压信号,这时,可按图 3.9(a) 所示连接。此时,可将单极性的输出电压  $V_o$  转换为双极性的输出电压  $V_1$

$$V_1 = -(2V_o + V_{REF}) \quad (3-5)$$

将式(3-4)代入式(3-5)得到  $V_1$  与待转换的数字量  $D$  的关系为

$$V_1 = -V_{REF} \frac{128-D}{128} \quad (3-6)$$

由式(3-6)得到输出模拟量和待转换的数字量的关系如图 3.9(b) 所示。

为保证输出的线性度,两个电流输出端( $I_{OUT1}$  和  $I_{OUT2}$ )的电位应尽可能接近零电位,否则,运算放大器输入端的微小电位差会导致很大的输出线性误差。

DAC 输出电压形式的模拟量时,其内阻很小,外接负载电阻应较大;输出电流形式的模拟量时,其内阻很大,外接负载电阻应较小。

## 2. 串行 D/A 转换器与微处理器的接口

串行 D/A 转换器占用 CPU 引脚数少、功耗低,在便携式智能仪器中应用广泛,有多家公司生产。其中, TLC5615 是美国 TI(Texas Instruments)公司生产的具有串行接口的 10 位 DAC 芯片,性能价格比高,通过 3 根串行总线可完成 10 位数据的串行输入,主要性能特点如下:

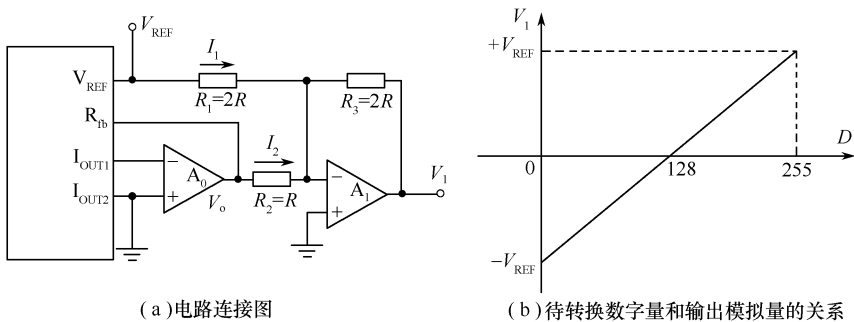


图 3.9 双极性转换电路图

- 10 位 CMOS 电压输出；
- 5V 单电源供电；
- 与 CPU 三线串行接口；
- 最大输出电压可达基准电压的二倍；
- 输出电压和基准电压极性相同；
- 建立时间 12.5 $\mu$ s；
- 内部上电复位；
- 低功耗,最大仅为 1.75mW。

#### (1) 引脚功能及内部结构

8 脚直插式 TLC5615 的引脚如图 3.10 所示,引脚功能如下。

$D_{IN}$ : 串行二进制数输入端。

SCLK: 串行时钟输入端。

$\overline{CS}$ : 芯片选择端,低电平有效。

$D_{OUT}$ : 用于级联时的串行数据输出端。

AGND: 模拟地。

$V_{REFIN}$ : 基准电压输入端;2V $\sim$ ( $V_{DD}-2$ )V,通常取 2.048V。

$V_{OUT}$ : DAC 模拟电压输出端。

$V_{DD}$ : 正电源端,4.5 $\sim$ 5.5V,通常取 5V。

TLC5615 的内部功能框图如图 3.11 所示,主要由电压跟随器、16 位移位寄存器、并行输入/输出的 10 位 DAC 寄存器、10 位 DAC 转换电路、放大器,以及上电复位电路和逻辑控制电路等组成。电压跟随器为参考电压端  $V_{REFIN}$  提供高输入阻抗(约 10M $\Omega$ );16 位移位寄存器分为高 4 位虚拟位、10 位数据位及低 2 位填充位,用于接收串行移入的二进制数,并将其送入并行输入/输出的 10 位 DAC 寄存器;寄存器的输出送入 10 位 DAC 转换电路,由 DAC 转换电路将 10 位数字量转换为模拟量,并进入放大器;放大器将模拟量放大两倍后,从模拟电压输出端  $V_{OUT}$  输出。

#### (2) TLC5615 的工作方式

TLC5615 有级联和非级联两种工作方式。非级联方式(单片工作)时,只需从  $D_{IN}$  端向 16 位移位寄存器输入 12 位数据。其中,前 10 位为待转换的有效数据位,且输入时高位在前,低位在后;后两位为填充位,可填充 0 或 1(一般填入 0)。在级联(多片同时)工作方式下,可将本片的  $D_{OUT}$  端接到下一片的  $D_{IN}$  端。此时,需要向 16 位移位寄存器先输入高 4 位虚拟位,再输入 10 位有效数据位,最后输入低 2 位填充位。由于增加了高 4 位虚拟位,所以需要 16 个时钟脉冲。无论工作于哪一种方式,输出电压为



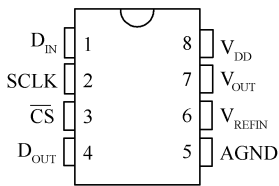


图 3.10 TLC5615 引脚图

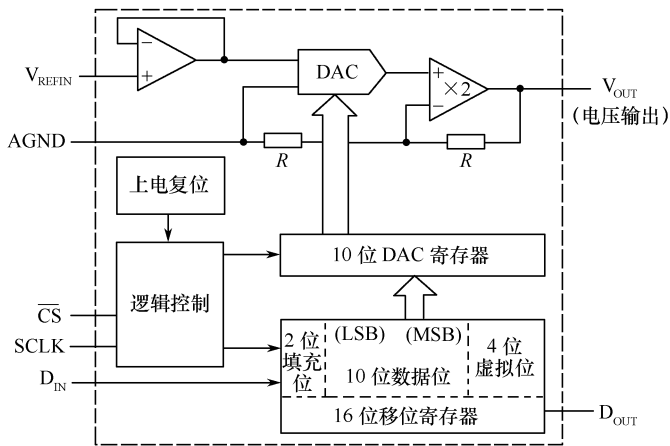


图 3.11 TLC5615 的内部功能框图

$$V_{OUT} = 2V_{REFIN} \times \frac{D}{1024}$$

式中,  $D$  为待转换的数字量。

### (3) TLC5615 的工作时序

TLC5615 的工作时序如图 3.12 所示。由时序图可看出, 串行数据的输入和输出必须满足片选信号  $\overline{CS}$  为低电平和时钟信号 SCLK 有效跳变两个条件。当片选  $\overline{CS}$  为低电平时, 输入数据  $D_{IN}$  由时钟 SCLK 同步输入或输出, 最高有效位在前, 低有效位在后。输入时 SCLK 的上升沿把串行输入数据  $D_{IN}$  移入内部的 16 位移位寄存器, SCLK 的下降沿使  $D_{OUT}$  输出串行数据, 片选  $\overline{CS}$  的上升沿把数据传送到 DAC 寄存器。

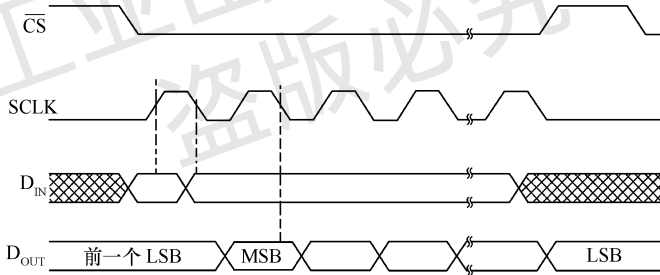


图 3.12 TLC5615 的工作时序图

当片选  $\overline{CS}$  为高电平时, 串行输入数据  $D_{IN}$  不能由时钟同步送入移位寄存器; 输出数据  $D_{OUT}$  保持最近的数值不变而不进入高阻状态。也就是说, SCLK 的上升和下降都必须发生在  $\overline{CS}$  为低电平期间。当片选  $\overline{CS}$  为高电平时, 输入时钟 SCLK 为低电平。

### (4) TLC5615 与微处理器接口电路

TLC5615 和 AT89C51 单片机的接口电路如图 3.13 所示, TLC5615 工作于非级联方式, AT89C51 单片机的  $P_{3.0} \sim P_{3.2}$  分别控制 TLC5615 的片选端  $\overline{CS}$ 、串行时钟输入端 SCLK 和串行数据输入端  $D_{IN}$ 。设 TLC5615 的基准电压为 2.048V, 最大模拟输出电压为 4.096V, 要输入的 12 位数据存于 R0 和 R1 寄存器中, D/A 转换程序段如下:

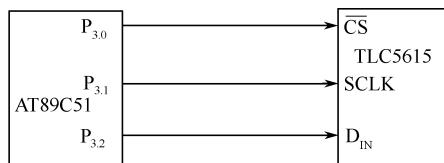


图 3.13 TLC5615 和 AT89C51 单片机的接口电路

CLR	P3.0	;片选有效
MOV	R2,#4	;将要送入的前四位数据位数
MOV	A,R0	;前四位数据送累加器低四位
SWAP	A	;A 中高四位与低四位互换
LCALL	sub-write	;DIN 输入前四位数据
MOV	R2,#8	;将要送入的后八位数据位数
MOV	A,R1	;八位数据送入累加器 A
LCALL	sub-write	;DIN 输入后八位数据
CLR	P3.1	;时钟低电平
SETB	P3.0	;片选高电平,输入的 12 位数据有效
END		;结束

送数子程序如下:

sub-write:	NOP	;空操作
LOOP:	CLR P3.1	;时钟低电平
	RLC A	;数据送入位标志位 CY
	MOV P3.2,C	;数据输入有效
	SETB P3.1	;时钟高电平
	DJNZ R2,LOOP	;循环送数
	RET	;返回

### 3.3 DAC 的应用

DAC 输出的模拟电压或电流取决于输入的数字量,在硬件电路相同的情况下,利用计算机程序给 DAC 输入不同的数字量,可在 DAC 的输出端得到不同的波形,构成波形发生器。8 位 DAC 与 8031 相连的电路如图 3.14 所示,当输入不同的程序时可在输出端得到不同的波形。

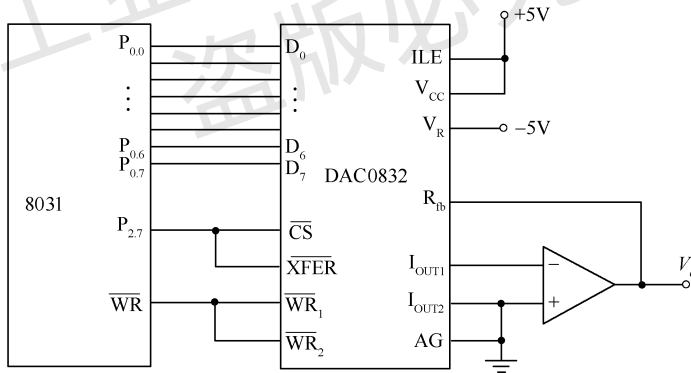


图 3.14 8 位 DAC 与 8051 系列 CPU 相连构成的波形发生器电路

#### 1. 阶梯波发生器

如果送入 DAC 的数字由 0 不断增大,则  $V_0$  端将输出阶梯波。如下面的程序,DELAY 为延时时间,每隔一个 DELAY 时间将输出一个阶梯电平,如图 3.15 所示。

MOV	DPTR,#7FFFH	
MOV	A,#00H	;从 0 开始
LOOP:	MOVX @DPTR,A	
	ADD A,#N	
	ACALL DELAY	
	SJMP LOOP	;停止

调节延时时间 DELAY 可产生不同斜率的阶梯波。将参考电压  $V_R$  变为正值可产生负阶梯波,改变  $N$  的值可得到不同阶梯高度的阶梯波。

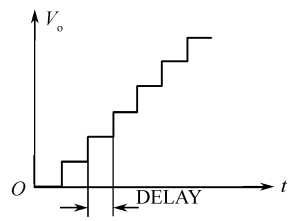


图 3.15 用 D/A 实现阶梯波

## 2. 锯齿波发生器

当阶梯波发生器的阶梯长度和高度很小时,即延时时间 DELAY 很小且 D/A 位数较多时,可将阶梯波近似看为一条直线,直线循环发生,可输出锯齿波。如图 3.16 所示,图(a)为正锯齿波波形,图(b)为负锯齿波波形。产生正锯齿波的程序如下。

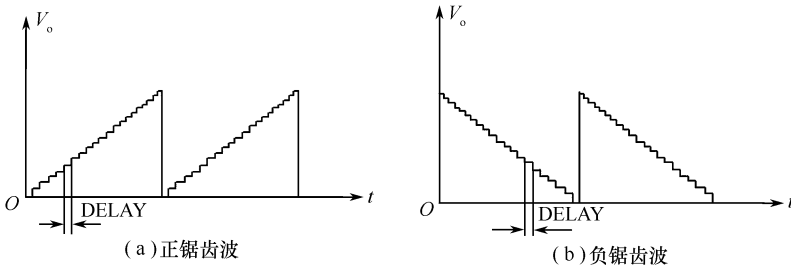


图 3.16 用 D/A 实现的锯齿波

```

MOV     DPTR, #7FFFH
MOV     A, #00H
LOOP:  MOVX   @DPTR, A
        INC   A
        MOV   R0, #DATA ;改变 DATA 的值,可改变延时时间
        DJNZ  R0, $
        SJMP  LOOP
    
```

程序中累加器 A 的初值取大数,“INC A”改为“DEC A”就可产生负向锯齿波。

## 3. 三角波发生器

将上述正向锯齿波和负向锯齿波组合起来可输出三角波。

## 4. 正弦波发生器

正弦波是最基本的波形之一。基于微处理器和 DAC 利用软件控制的方法产生正弦波,具有灵活、方便、准确率高、稳定性好等优点,而且可产生多个具有准确相移的正弦波。

如利用 8 位 DAC 输出幅值为  $-5 \sim +5V$  的正弦波,由于输出的正弦波为双极性,所以将 DAC0832 接成双极性输出形式,如图 3.17 所示。将一个周期( $360^\circ$ )的正弦波的幅值( $-5 \sim +5V$ )分为 256 个点,每两点间隔约为  $1.4^\circ (360^\circ / (256 - 1))$ 。查表得到每个点对应的电压幅值,计算该幅值所对应的数字量,将数字量存入表格中。计算时可取波形的 1/4 计算好各个点对应的值,如图 3.18 所示。根据对称关系,复制其他区域各值。然后循环送数,在  $V_o$  输出端可获得连续的正弦波。

程序如下:

```

MOV     R1, #00H ;计数器赋初值
SIN:   MOV   A, R1
        MOV   DPTR, #TAB
        MOVC  A, @A+DPTR ;查表得输出值
        MOV   DPTR, #7FFFH ;指向 DAC0832
        MOVX  @DPTR, A ;转换
        INC   R1 ;计数器加一
    
```

TAB: DB 80H,83H,86H,89H,8DH,90H,93H,96H  
 DB 99H,9CH,9FH,A2H,A5H,A8H,ABH,AEH  
 DB B1H,B4H,B7H,BAH,BCH,BFH,C2H,C5H  
 DB C7H,CAH,CCH,CFH,D1H,D4H,D6H,D8H  
 DB DAH,DDH,DFH,E1H,E3H,E5H,E7H,E9H  
 .....

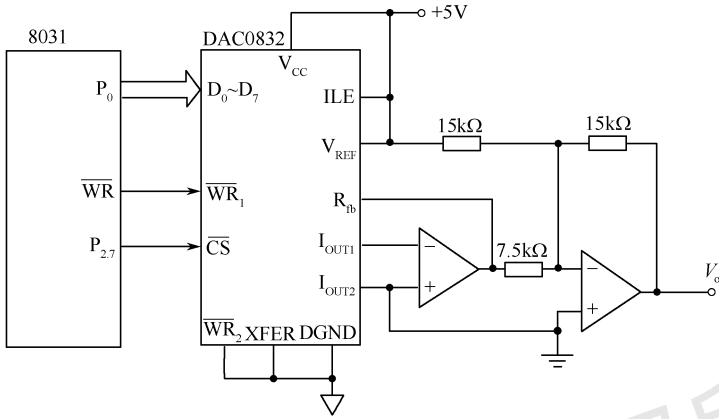


图 3.17 输出双极性正弦波接口电路

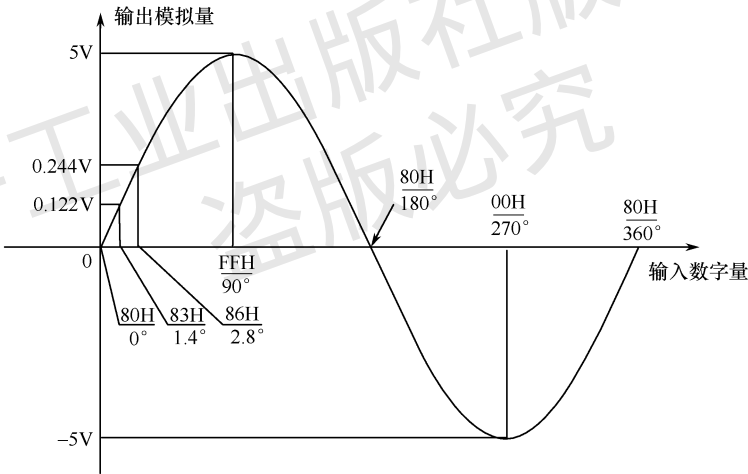


图 3.18 计算正弦波幅值对应数字量示意图

此方法也适合输出任意波形的信号。若要产生两个具有准确相移的双极性正弦波,硬件可采用两路 DAC,软件可给两路输入不同的初始值,使两路出现相移。如采用  $N$  位 DAC,相移值  $\varphi$  对应的数字量  $D$  为

$$D = \frac{2^N \times \varphi}{360}$$

若选用 8 位 DAC,输出相移  $90^\circ$  的正弦波时,硬件电路在图 3.17 的基础上再增加一路,如图 3.19 所示。可将一路 DAC 的初始值送 00H,另一路 DAC 的初始值送  $D = 2^8 \times \varphi / 360 = 64 = 40H$  即可。程序如下:

```
MOV R1,#00H ;计数器赋初值
```

```

MOV      R2, #40H      ;赋相移的偏移量初始值
SIN2:   MOV      A, R1
        MOV      DPTR, #TAB
        MOVC     A, @A+DPTR      ;查表得输出值
        MOV      DPTR, #7FFFH    ;指向 DAC0832
        MOVX     @DPTR, A        ;转换
        INC      R1              ;计数器加 1
        MOV      A, R2
        MOV      DPTR, #TAB
        MOVC     A, @A+DPTR
        MOV      DPTR, #BFFFH
        MOVX     @DPTR, A
        INC      R2
        AJMP     SIN2
TAB:    DB 80H, 83H, 86H, 89H, 8DH, 90H, 93H, 96H
        DB 99H, 9CH, 9FH, A2H, A5H, A8H, ABH, AEH
        DB B1H, B4H, B7H, BAH, BCH, BFH, C2H, C5H
        DB C7H, CAH, CCH, CFH, D1H, D4H, D6H, D8H
        DB DAH, DDH, DFH, E1H, E3H, E5H, E7H, E9H
        .....

```

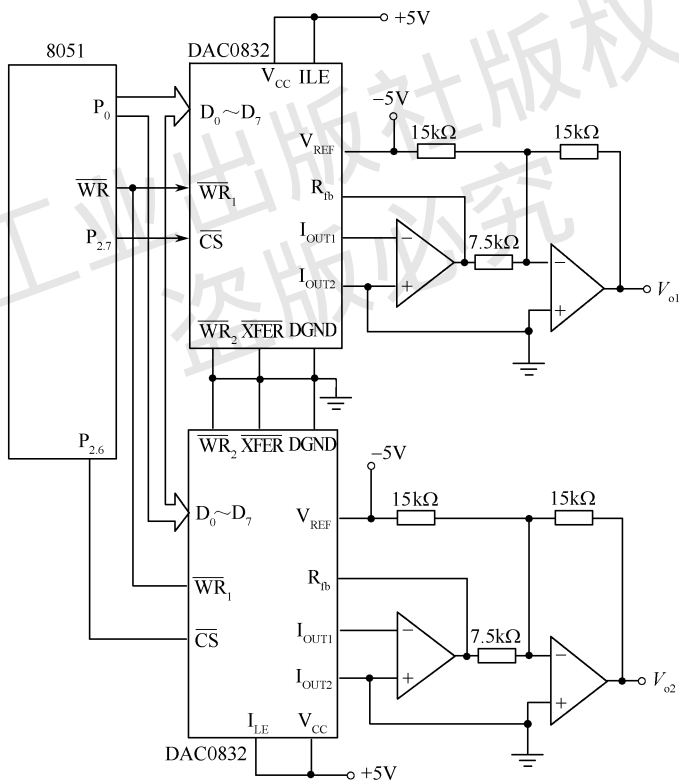


图 3.19 两路正弦波发生电路

相移的分辨率与步距有关,如采用 8 位 DAC,一个正弦周期内最多可分 256 个点,则步距约为  $1.4^\circ (360^\circ / (256 - 1))$ ,即相移的分辨率约为  $1.4^\circ$ 。

由于受单片机程序控制方法的限制,上述方法不能输出很高频率的信号。若要采用数字方法输出高频信号的波形,可采用数字频率合成(Direct Digital Synthesizer, DDS)技术,将

一个周期的正弦波信号(或其他波形)离散取样后,把样点的幅度对应的数字量存入 ROM 中,再按一定的地址间隔读出,经 D/A 转换后可输出对应的模拟信号波形,如图 3.20 所示。只要驱动 ROM 地址的时钟频率足够高,就可获得很高频率的信号。

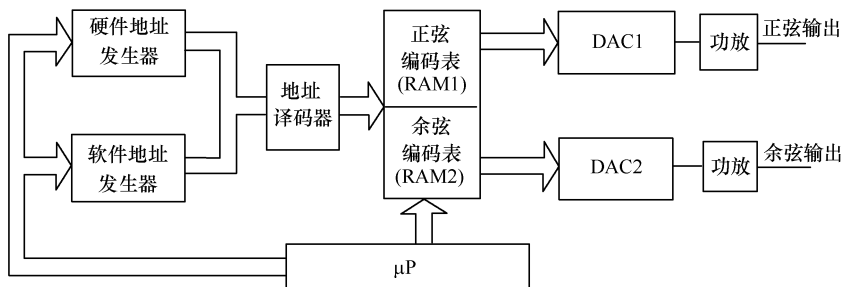


图 3.20 采用数字频率合成技术输出较高频率的正弦波

驱动 ROM 地址的时钟频率实际上是从 RAM 中取数的间隔,根据要求输出的频率决定。例如,输出波形的频率为 1000Hz,若每个周期取点数为 1000 个,则取数间隔为  $1/(1000 \times 1000) = 10^{-6} \text{ s}$ 。

目前已有专用的 DDS 集成芯片,可输出数百兆赫兹到吉赫兹的正弦波。其中,ADI 公司 (Analog Devices Inc.) 生产的 DDS 产品,如 AD9914 集成了片内高速 12-bit DAC,每秒采样速率达 3.5GSPS,AD9915 达 2.5GSPS,可在频率高达 1.4GHz 下模拟用于各种通信应用(如无线基站、军用和商用雷达)的输出正弦波。

### 3.4 开关量输出通道

智能仪器输出的开关量可用来控制只有两种工作状态的执行机构或器件。例如,控制改变液体压力的电磁阀门的开和闭,控制电动机的启动和停止,控制指示灯的亮和灭等。这些执行机构或器件相当于人的手脚,直接推动被控对象。由于被控对象千差万别,所要求的控制电压或电流不同,而且有的需要直流驱动,有的需要交流驱动,应根据具体对象选择合适的执行机构或器件。

执行机构通常需较大电压(电流)来控制,而 CPU 输出的开关量大都为 TTL(或 MOS)电平,一般不能直接驱动执行机构,需要经过锁存器,并经过隔离和驱动电路才能与执行机构相连。开关量输出通道中常用的隔离器件有光电耦合器件和继电器,常用的驱动电路有功率开关驱动电路、集成驱动芯片和固态继电器等。

#### 3.4.1 小功率驱动接口电路

常用于小功率负载,如发光二极管、LED 显示器、小功率继电器等元件或装置,一般要求系统具有 10~40mA 的驱动能力,通常采用小功率三极管(如 9012,9013,8050,8550 等)和集成电路(如 75451,74LS245 等)作为驱动电路。图 3.21 所示为采用 SN75451 作为驱动器驱动指示灯的电路,当 8031 的  $P_{1.6}$ 、 $P_{1.7}$  输出低电平时,指示灯  $L_1$ 、 $L_2$  发光。图 3.22 所示为采用 SN75451 驱动直流线圈的电路,二极管 VD(1N4001)为钳位二极管,可防止线圈两端的反电势损坏驱动器。图 3.23 所示为驱动交流线圈的电路,交流接触器 C 由双向晶闸管 KS 驱动,MOC3041 是光电耦合器,起触发 KS 和隔离的作用。控制信号由 8031 的  $P_{1.0}$  输出。双向晶闸管 KS 要满足额定工作电流为交流接触器线圈工作电流的 2~3 倍,额定工作电压为交流接触器线圈工作电压的 2~3 倍。

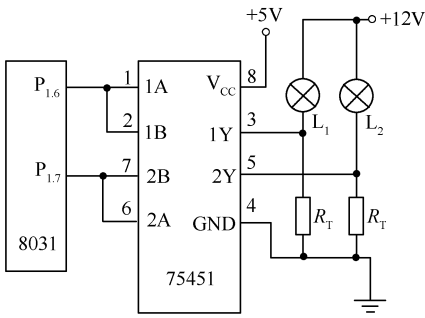


图 3.21 采用 75451 驱动指示灯的电路

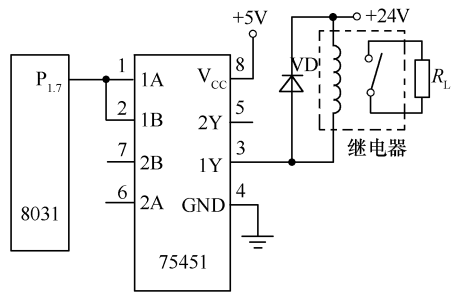


图 3.22 采用 75451 驱动直流线圈的电路

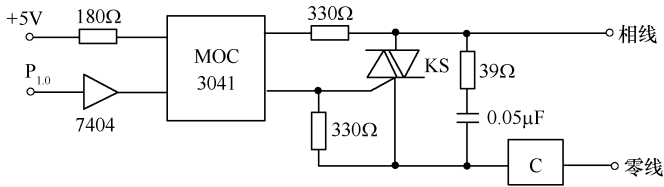


图 3.23 驱动交流线圈的电路

### 3.4.2 中功率驱动接口电路

中功率驱动接口电路常用于驱动功率较大的继电器和电磁开关等控制对象，一般要求具有 50~500mA 的驱动能力。可采用达林顿管(如 MC1412, MC1413, MC1416 等)或中功率三极管来驱动。图 3.24 所示为功率晶体管驱动电路,图 3.25 所示为达林顿管驱动电路。

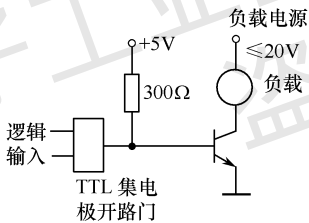


图 3.24 功率晶体管驱动电路

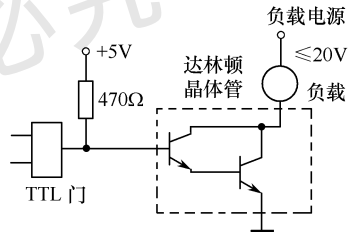


图 3.25 达林顿管驱动电路

### 3.4.3 固态继电器输出接口电路

固态继电器(Solid State Relays, SSR)是一种全部由固态电子元件组成的新型无触点功率型电子开关。SSR 问世于 20 世纪 70 年代,用开关三极管、晶闸管等半导体器件的开关特性制作,利用光电隔离技术实现了控制端(输入端)与负载回路(输出端)之间的电气隔离,同时又能控制电子开关的动作。它可达到无触点、无火花地接通和断开电路的目的,因此又被称为“无触点开关”。SSR 具有开关速度快、体积小、质量轻、寿命长、工作可靠等优点,特别适合控制大功率设备的场合。在许多自动化装置中,代替了常规的电磁式继电器,在动作频繁的防爆、防潮、防腐蚀等场合应用广泛。

固态继电器按负载电源的类型分为直流型固态继电器(DC-SSR)和交流型固态继电器(AC-SSR)。直流型主要用于直流大功率控制场合;交流型主要用于交流大功率控制场合,又分为过零型和非过零型。过零型交流型固态继电器对交流负载的通/断控制与负载电源电压的相位有

关,在输入信号有效后,必须在负载电源电压过零时才能接通输出端的负载电源,当输入端的控制信号撤销后,必须等到交流负载电源电压的过零时刻才能断开输出端的负载电源。非过零型交流型固态继电器对交流负载的通/断控制与负载电源电压的相位无关,在输入信号有效时,负载端电源立即接通。

### 1. 固态继电器的原理及结构

交流型 SSR 的工作原理如图 3.26 所示。它是一种四端器件,A 和 B 是输入端,C 和 D 是输出端。工作时,只要在 A,B 端加上一定的控制信号,就可以控制 C,D 两端之间的“通”和“断”,实现“开关”的功能。图中的部件①~④构成交流 SSR 的主体,光电耦合电路的功能是为 A,B 端输入的控制信号提供一个输入/输出端之间的通道,而在电气上断开 SSR 中输入端和输出端之间的联系,以防止输出端对输入端的影响;触发电路的功能是产生合乎要求的触发信号,驱动开关电路④工作;开关电路一般用双向晶闸管来实现;为了防止开关管产生射频干扰、以高次谐波或尖峰电压等污染电网,并且使开关电路导通的瞬间电流不至于太大而损坏开关管,特设置过零控制电路。当输入控制信号(交流电压)过零(实际中是过一个很低的电平)时,SSR 为导通状态;当断开控制信号时,要等待达到交流电的正半周与负半周的交界点(零电位)时,SSR 才为断开状态。吸收电路可防止从电源中传来的尖峰、浪涌电压对开关器件的冲击和干扰。

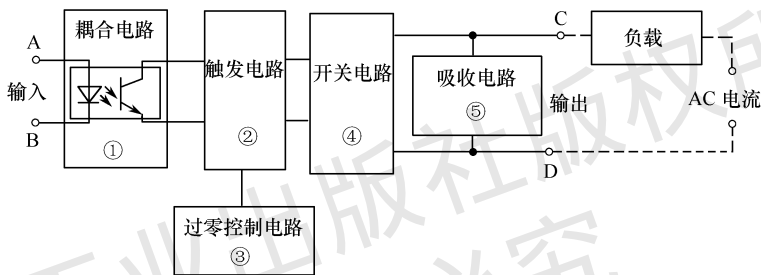


图 3.26 交流型 SSR 的工作原理图

直流型 SSR 的工作原理如图 3.27 所示,无过零控制电路,开关器件一般采用大功率开关三极管,工作原理与交流型的 SSR 大致相同,此处不再赘述。

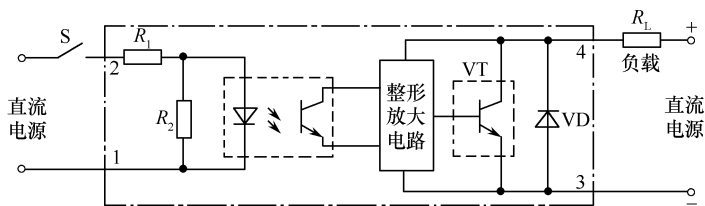


图 3.27 直流型 SSR 的工作原理图

### 2. SSR 应用中需要注意的问题

① 直流型和交流型用途不同,不能互换。

② 交流型有过零型和非过零型两种,要求射频干扰小的场合应使用过零型。

③ SSR 的输入端均为发光二极管,可直接由 TTL 驱动,也可以用 CMOS 电路再加一级跟随器驱动。驱动电流为 5~10mA 时输出端导通,1mA 以下输出端断开。

④ 切忌负载短路。

### 3. 固态继电器组成的开关量输出电路

图 3.28 所示为由基本的 SSR 组成的开关量输出电路。为了防止 SSR 的 A 端输入电压超过



额定值,需设置一限流电阻  $R$ 。当负载为非稳定性负载或感性负载时,在输出回路中还应附加一个瞬态抑制电路。常用的方法是在 SSR 输出端加装 RC 吸收回路,或在 SSR 输出端接入具有特定钳位电压的电压控制器件,如双向稳压二极管或压敏电阻等。当  $P_{1.0}$  输出低电平时,SSR 输入端有电压,输出端接通;当  $P_{1.0}$  输出高电平时,SSR 输入端无电压,输出端断开。

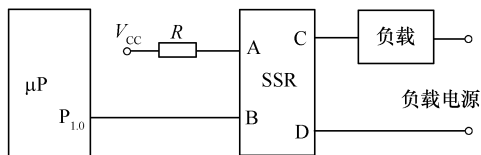


图 3.28 由基本的 SSR 组成的开关量输出电路

SSR 实现了弱信号对强电(输出负载电压)的控制。光电耦合器的应用,使控制信号所需的功率极低。固态继电器所需的工作电平与 TTL,HTL,CMOS 等常用集成电路兼容,其抗振、耐机械冲击,容易用绝缘防水材料灌封做成全密封形式,所以具有良好的防潮、防霉、防腐性能,在智能仪器中应用广泛。

### 习 题 3

- 3.1 D/A 转换器有哪几类? 其特点是什么?
- 3.2 D/A 转换器主要技术指标有哪些?
- 3.3 D/A 转换器与微处理器连接时一般有哪几种接口形式? 试举例说明当 DAC 数据总线宽度与微处理器总线宽度相同或高于微处理器总线宽度时,微处理器对 DAC 的控制方式。
- 3.4 某 8 位 DAC,其输出电压为  $0 \sim +5V$ ,当 CPU 送出 80H,40H,10H 时,对应的模拟电压为多少?
- 3.5 微处理器处理开关量信号时应考虑哪些问题?
- 3.6 微处理器的输出信号驱动执行机构时应考虑哪些问题?
- 3.7 固态继电器有哪几类? 各有什么特点? 使用时应注意哪些问题?