

上 篇

---

# 硬件电路实验

电子工业出版社版权所有  
盗版必究



## 实验 1.1 TTL 集成门的测试与使用

### 【实验目的】

- (1) 掌握 TTL 与非门、集电极开路门和三态门逻辑功能的测试方法。
- (2) 熟悉 TTL 与非门、集电极开路门和三态门主要参数的测试方法。

### 【实验原理】

#### 1. TTL 集成与非门

实验使用的 TTL 与非门 74LS020（或 T4020、T063 等）是双四输入端与非门，即在一块集成块内含有两个互相独立的与非门，每个与非门有 4 个输入端，其逻辑表达式为  $Y = \overline{ABCD}$ ，逻辑符号如图 1-1-1 所示。器件引出端排列图在本书附录 A 中可以查到。所有 TTL 集成电路使用的电源电压均为  $V_{CC} = +5V$ 。

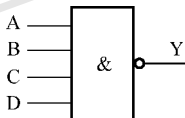


图 1-1-1 四输入与非门的逻辑符号

TTL 与非门具有以下几个主要参数：

#### 1) 低电平输出电源电流 $I_{CCL}$ 和高电平输出电源电流 $I_{CCH}$

(1) 低电平输出电源电流  $I_{CCL}$  是指：所有输入端悬空、输出端空载时，电源提供给器件的电流。

(2) 高电平输出电源电流  $I_{CCH}$  则是指：每个门各有一个以上的输入端接地，输出端空载时的电源电流。

通常  $I_{CCL} > I_{CCH}$ 。

## 2) 低电平输入电流 $I_{IL}$ 和高电平输入电流 $I_{IH}$

(1) 低电平输入电流  $I_{IL}$  是指：当被测输入端的输入电压  $V_{IL} = 0.4V$ 、其余输入端悬空时，由被测输入端流出的电流值。

(2) 高电平输入电流  $I_{IH}$  是指：当被测输入端接至+5V 电源、其余输入端接地时，流入被测输入端的电流值。

## 3) 低电平输出电流 $I_{OL}$ 和高电平输出电流 $I_{OH}$

(1) 低电平输出电流  $I_{OL}$  是指：被测输出端为低电平时，允许灌入输出端的电流值。

(2) 高电平输出电流  $I_{OH}$  是指：被测输出端为高电平时，由输出端流出的电流值。

## 4) 电压传输特性

电压传输特性是反映输出电压  $V_O$  与输入电压  $V_I$  之间关系的特性曲线。从电压传输特性曲线上可以直接读得下述各参数值。

(1) 输出高电平电压值  $V_{OH}$ 。它是指与非门有一个以上输入端接地时的输出电压值。当输出端接有上拉电流负载时， $V_{OH}$  值将下降。其允许的最小输出高电平电压值为 2.4V。

(2) 输出低电平电压值  $V_{OL}$ 。它是指与非门的所有输入端悬空时的输出电压值。当输出端接有灌电流负载时， $V_{OL}$  值将升高。其允许的最大输出低电平电压值为 0.4V。

(3) 最小输入高电平电压值  $V_{IH(min)}$ 。它是指当输入电压大于此值时，输出必为低电平。通常  $V_{IH(min)} \geq 2.0V$ 。

(4) 最大输入低电平电压值  $V_{IL(max)}$ 。它是指当输入电压小于此值时，输出必为高电平。通常  $V_{IL(max)} \leq 0.8V$ 。

(5) 阈值电压值  $V_T$ 。它是指与非门电压传输特性曲线上  $V_{OH(min)}$  与  $V_{OL(max)}$  之间迅速变化段中点附近的输入电压值。当与非门工作在这一电压附近时，输入信号的微小变化将导致电路状态的迅速改变。由于不同系列器件内部电路结构不同，所以阈值电压值  $V_T$  为 1.0~1.5V 不等。

(6) 高电平直流噪声容限  $V_{NH}$  和低电平直流噪声容限  $V_{NL}$ 。直流噪声容限是指在最坏条件下，输入端上所允许的输入电压变化的极限范围。它表示驱动门输出电压的极限值和负载门所要求的输入电压极限值之差。

5) 扇出系数  $N_O$ 

扇出系数  $N_O$  是指电路能驱动同类门电路的数目。用以衡量电路的负载能力:

$$N_O = I_{OL} / I_{IL}$$

$N_O$  的大小主要受控于输出低电平时输出端允许灌入的最大负载电流  $I_{OL}$ 。  $V_{OL}$  随负载电流增加而上升。当  $V_{OL}$  上升到  $V_{OL(max)}$  时, 此时的输出电流  $I_{OL}$  就是该电路允许的最大负载电流。式中的  $I_{IL}$  应该是同类门允许的最大输入电流值。

6) 平均传输延迟时间  $t_{pd}$ 

传输延迟时间是指输入波形边沿的  $0.5V_m$  点至输出波形对应边沿的  $0.5V_m$  点之间的时间间隔。

实验使用的各种与非门的特性参数规范参见表 1-1-1。表中提供的参数规范值是在一定的测试条件下获得的, 仅供实验时参照。表中使用的 '000, '004、'020 是 CT 系列数字尾数, 表示品种代号。表中, 流进器件内部的电流值取正值, 流出器件的电流值取负值。

表 1-1-1 000、004、020 和 T065、T082、T063 特性参数规范

参 数 名 称	符号	单位	CT1000 系列		CT4000 系列		74LS000 系列	
高电平输出电源电流	$I_{CCH}$	mA	000	$\leq 8$	000	$\leq 1.6$	74LS065	$\leq 14$
			004	$\leq 12$	004	$\leq 2.4$	74LS082	$\leq 21$
			020	$\leq 4$	020	$\leq 0.8$	74LS063	$\leq 7$
低电平输出电源电流	$I_{CCL}$	mA	000	$\leq 22$	000	$\leq 4.4$	74LS065	$\leq 28$
			004	$\leq 33$	004	$\leq 6.6$	74LS082	$\leq 42$
			020	$\leq 11$	020	$\leq 2.2$	74LS063	$\leq 14$
高电平输入电流	$I_{IH}$	$\mu A$	$\leq 40$		$\leq 20$	$\leq 50$		
低电平输入电流	$I_{IL}$	mA	$\leq  -1.6 $		$\leq  -0.4 $	$\leq  -1.6 $		
高电平输出电流	$I_{OH}$	$\mu A$	$\leq  -400 $		$\leq  -400 $	$\leq  -400 $		
低电平输出电流	$I_{OL}$	mA	$\geq 16$		$\geq 8$	$\geq 12.8$		
输出高电平电压	$V_{OH}$	V	$\geq 2.4$		$\geq 2.4$	$\geq 2.4$		
输出低电平电压	$V_{OL}$	V	$\leq 0.4$		$\leq 0.4$	$\geq 0.4$		
平均延迟时间	$t_{pd}$	ns	$\leq 18.5$		$\leq 15$	$\leq 20(40)$		

## 2. 集电极开路门 (Open Collector, 又称 OC 门)

集电极开路与非门的电路图与逻辑符号如图 1-1-2 所示。其输出管  $VT_4$  的

集电极是悬空的，工作时需要通过外接负载电阻  $R_L$  接入电源  $E_C$ （由于  $E_C$  与器件电源  $V_{CC}$  分开，所以可以任意选择其电压值，但不可超过器件  $VT_4$  规定的耐压值）。

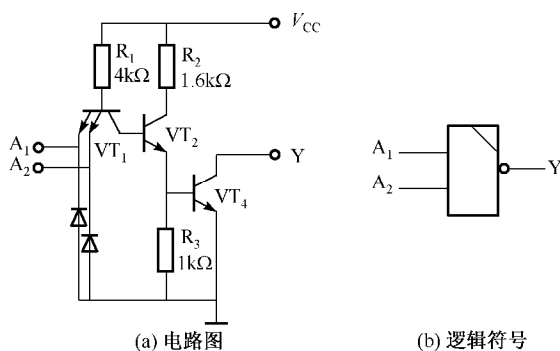


图 1-1-2 集电极开路与非门

由两个与非门（OC）输出端相连组成的电路如图 1-1-3 所示，即把两个与非门的输出相与（称为线与），完成与或非的逻辑功能。

它们的输出为

$$Y = Y_A Y_B = \overline{A_1 A_2 B_1 B_2} = \overline{A_1 A_2} + \overline{B_1 B_2}$$

如果由  $n$  个 OC 门线与驱动  $N$  个 TTL 与非门，则负载电阻  $R$  可以根据线与的与非门（OC）数目  $n$  和负载门的数目  $N$  进行选择。

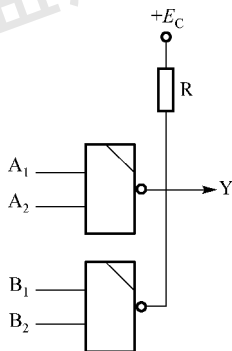


图 1-1-3 OC 门的线与应用

为保证输出电平符合逻辑要求， $R_L$  的数值选择范围为

$$R_{L \max} = \frac{E_C - V_{OH}}{nI_{CEX} + NI_{IH}} \quad R_{L \min} = \frac{E_C - V_{OL}}{I_{LM} - NI_{IL}}$$

式中  $I_{\text{CEX}}$ ——OC 门输出管的截止漏电流 (约  $50\mu\text{A}$ );  
 $I_{\text{LM}}$ ——OC 门输出管允许的最大负载电流 (约  $20\text{mA}$ );  
 $I_{\text{IL}}$ ——负载门的低电平输入电流 ( $\leq 1.6\text{mA}$ );  
 $I_{\text{IH}}$ ——负载门的高电平输入电流 ( $\leq 50\mu\text{A}$ );  
 $E_{\text{C}}$ ——负载电阻所接的电源电压;  
 $n$ ——线与输出的 OC 门的个数;  
 $N$ ——负载门的个数;  
 $N'$ ——接入电路的负载门输入端总个数。

负载电阻  $R_{\text{L}}$  值的大小会影响输出波形的边沿时间, 在工作速度较高时,  $R_{\text{L}}$  的取值应接近  $R_{\text{Lmin}}$ 。

由于集电极开路门具有上述特性, 因而获得了广泛的应用。例如:

- (1) 利用电路的线与特性方便地完成某些特定的逻辑功能;
- (2) 实现多路信息采集, 使两路以上的信息共用一个传输通道 (总线);
- (3) 实现逻辑电平的转换, 如用 TTL (OC) 门驱动 CMOS 电路的电平转换。

### 3. 三态门 (Tristate, 又称 3S 门)

三态门除了通常的高电平和低电平两种输出状态外, 还有第三种输出状态——高阻态。处于高阻态时, 电路与负载之间相当于开路。如图 1-1-4 所示为三态门的逻辑符号, 它有一个控制端 (又称使能端)  $\bar{E}$ 。 $\bar{E}=0$  为正常工作状态, 实现  $Y=A$  的功能;  $\bar{E}=1$  为禁止工作状态,  $Y$  输出呈现高阻状态。这种在控制端加 0 信号时电路才能正常工作的工作方式称为低电平使能。

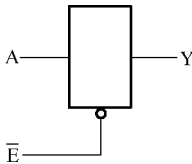


图 1-1-4 三态门逻辑符号

三态电路的主要用途之一是实现总线传输, 即用一个传输通道, 以选通方式传送多路信息, 如图 1-1-5 所示。使用时, 要求只有需要传输信息的那个三态门的控制端处于使能状态 ( $\bar{E}=0$ ), 其余各门皆处于禁止状态 ( $\bar{E}=1$ )。显然, 若同时有两个或两个以上三态门的控制端处于使能状态, 会出现与普通 TTL 门线与同样的问题, 因而是绝对不允许的。

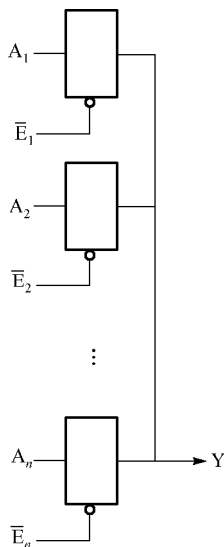


图 1-1-5 总线应用电路图

## 【实验预习】

(1) 阅读并掌握 TTL 集成门的参数及测试方法，了解实验箱的正确使用方法。

(2) 在附录 A 中查阅 74LS020 (T4020 或 T063) 器件引出端排列图。

(3) 预习思考题：

① 怎样用 4 输入与非门实现 2 输入与非功能（即  $Y = \overline{AB}$ ）？（4 输入与非门的逻辑符号如图 1-1-6 所示。）

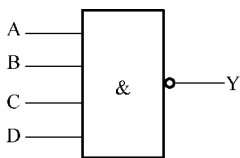


图 1-1-6 4 输入与非门的逻辑符号

② 怎样用 4 输入与非门实现 8 输入与非功能（即  $Y = \overline{ABCDEFGH}$ ）？

③ TTL 集成电路使用的电源电压是多少伏？使用时，如何判断器件的正方向？一旦方向反了，将会出现什么现象（以实验使用的 74LS1020 为例说明）？

④ 为什么说 TTL 与非门输入端悬空相当于逻辑 1 电平？



- ⑤ 分别说明 TTL 与非门、或非门、与或非门不使用输入端时应如何处置。
- ⑥ 两个普通 TTL 与非门的输出端是否可以直接连接在一起使用？为什么？

### 【实验任务】

- (1) 测量与非门 (74LS020) 的输入/输出逻辑关系，将结果填入表 1-1-2 中。

表 1-1-2 4 输入与非门的逻辑关系

A	B	C	D	Y
0	0	0	0	
0	0	0	1	
0	0	1	0	
0	0	1	1	
0	1	0	0	
0	1	0	1	
0	1	1	0	
0	1	1	1	
1	0	0	0	
1	0	0	1	
1	0	1	0	
1	0	1	1	
1	1	0	0	
1	1	0	1	
1	1	1	0	
1	1	1	1	

逻辑门及其组成电路的静态逻辑功能测试，就是测试电路的真值表。电路的各输入端由数据开关提供 0 与 1 信号；在输出端，用发光二极管组成的逻辑指示器显示。按真值表逐行进行。由测得的真值表可以画出电路各输入/输出端的工作波形图。

- (2) 测量图 1-1-7 所示各电路的逻辑功能，并根据测试结果，写出它们的真值表及逻辑表达式。

- (3) 测量图 1-1-3 所示 OC 门的线与逻辑关系。

(4) 使用 74LS125 实现如图 1-1-8 所示的 1 位双向传输总线并验证该电路功能。

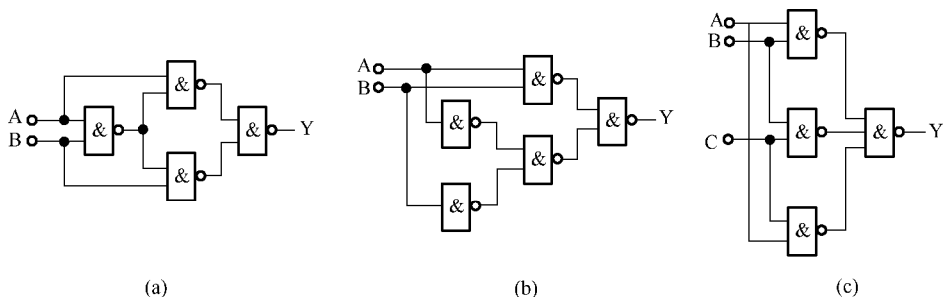


图 1-1-7 【实验任务(2)】电路图

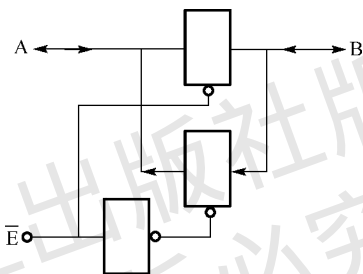


图 1-1-8 1 位双向传输总线

## 【实验设备与器材】

- |                          |       |
|--------------------------|-------|
| (1) 脉冲示波器 (TDS2002 型)    | 1 台   |
| (2) 直流稳压电源 (EM1716 型)    | 1 台   |
| (3) 数字电路实验箱 (TPE-D6)     | 1 台   |
| (4) 万用电表及工具              | 1 套   |
| (5) 主要器材:                |       |
| ① 74LS020                | 3 只   |
| ② 电位器 (1kΩ)              | 1 只   |
| ③ 150Ω、1kΩ 电阻            | 各 1 只 |
| ④ 74LS000、74LS125、74LS03 | 各 1 只 |

## 【实验报告要求】

(1) 测试各项参数必须附有测试电路图，记录测试数据，并对结果进行分析。

(2) 静态传输特性曲线必须画在方格坐标纸上，并贴在相应内容中，从曲线中读得所要求的数值。

(3) 设计性任务应有设计过程和设计逻辑图，记录实际检测的结果，并进行分析。

## 【思考题】

(1) 测量扇出系数  $N_O$  的原理是什么？为什么计算中只考虑输出低电平时的负载电流值，而不考虑输出高电平时的负载电流值？

(2) 使用一只异或门实现非逻辑，电路将如何连接？

(3) 使用最少数量的与非门，设计一个比较电路，能比较两个 1 位二进制数。当比较结果处于  $<$ 、 $=$  或  $>$  时，分别由不同的输出端输出，检测所设计电路的逻辑功能。

(4) 讨论 TTL 与非门不使用输入端的各种处置方法的优缺点。

(5) 用集电极开路与非门实现异或逻辑。

① 选用 74LS003 设计电路（允许输入信号同时提供原变量和反变量）。

② 计算该电路的外接负载电阻  $R_{L\max}$  和  $R_{L\min}$  值。

③ 取其中适当的标称值作为负载电阻，连接电路，测试该电路的逻辑功能。

(6) 用普通万用表怎样判断三态电路处于输出高阻态？