

第 2 章 智能仪器模拟量输入/输出通道

智能仪器所处理的对象大部分是模拟量。而智能仪器的核心——微处理器能接受并处理的是数字量,因此被测模拟量必须先通过 A/D 转换器转换成数字量,并通过适当的接口送入微处理器。同样,微处理器处理后的数据往往又需要使用 D/A 转换器及相应的接口将其转换成模拟量送出。在这里,我们把 A/D 转换器及其接口称为模拟量输入通道,把 D/A 转换器及相应的接口称为模拟量输出通道。模拟量输入/输出通道在智能仪器中处于极其重要的位置。

A/D 转换器、D/A 转换器及其接口的一般技术在许多书中已有论述,本章侧重从智能仪器设计的角度做进一步的讨论。

2.1 模拟量输入通道

2.1.1 A/D 转换器概述

A/D 转换器是将模拟量转换为数字量的器件,这个模拟量泛指电压、电阻、电流、时间等参量,但在一般情况下,模拟量是指电压。

A/D 转换器常用以下几项技术指标来评价其质量水平。

1. 分辨率与量化误差

分辨率是衡量 A/D 转换器分辨输入模拟量最小变化量的技术指标,即数字量变化一个字所对应模拟信号的变化量。A/D 转换器的分辨率取决于 A/D 转换器的位数,所以习惯上以输出二进制数或 BCD 码数的位数来表示。例如某 A/D 转换器的分辨率为 12 位,即表示该转换器可以用 2^{12} 个二进制数对输入模拟量进行量化,若用百分比表示,其分辨率为 $(1/2^{12}) \times 100\% = 0.025\%$,若最大允许输入电压为 10V,则可计算出它能分辨输入模拟电压的最小变化量为 $10V \times 1/2^{12} = 2.4mV$ 。

量化误差是由于 A/D 转换器有限字长数字量对输入模拟量进行离散取样(量化)而引起的误差,其最大值在理论上为一个单位。它是由分辨率有限而引起的,所以量化误差和分辨率是统一的,即提高分辨率可以减小量化误差。

图 2-1(a)是 A/D 转换器输入/输出曲线,其中虚线为理想转移曲线,实线为实际转移曲线,可见,最大的量化误差为 1LSB。通常把实际转移曲线向左偏移 $1/2$ 单位,使得最大量化误差为 $\pm 1/2LSB$,如图 2-1(b)所示。

2. 转换精度

转换精度反映了实际 A/D 转换器与理想 A/D 转换器在量化值上的差值,可用绝对转换误差或相对转换误差来表示。A/D 转换器转换精度所对应的误差主要由偏移误差、满刻度误差、非线性误差、微分非线性误差等组成。由于理想 A/D 转换器也存在着量化误差,因此,转换精度所对应的误差不包括量化误差。

偏移误差是指输出为零时,输入不为零的值,所以有时又称零点误差。假定 A/D 转换器不存在非线性误差,则其输入/输出转移曲线各阶梯中点的连线必定是直线,这条直线与横轴

的交点对应的输入电压就是偏移误差,如图 2-2(a)所示。偏移误差可以通过在 A/D 转换器的外部加接调节电位器等方法,将偏移误差调整至最小,器件手册会给出相应的调整方法。

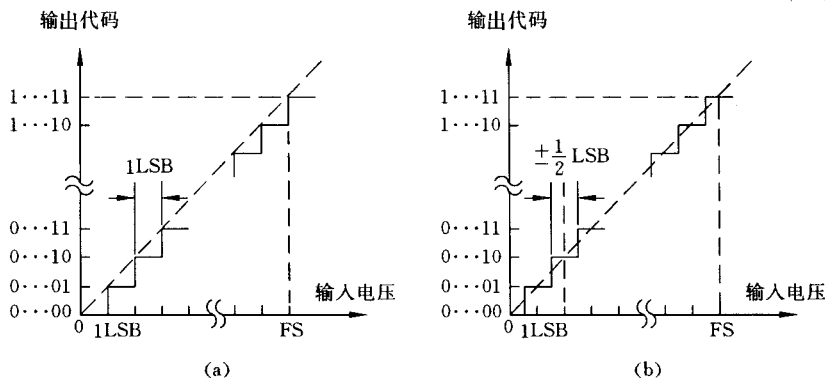


图 2-1 A/D 转换器的量化误差

满刻度误差又称增益误差,它是指 A/D 转换器满刻度时输出的代码所对应的实际输入电压值与理想输入电压值之差,如图 2-2(b)所示。满刻度误差一般是由参考电压、放大器放大倍数、电阻网络误差等引起。满刻度误差也可以通过外部电路来修正。需要注意的是,满刻度误差的调整应在偏移误差调整之后进行。

非线性误差是指实际转移函数与理想直线的最大偏移,如图 2-2(c)所示。注意,非线性误差不包括量化误差,偏移误差和满刻度误差。

微分非线性误差是指转换器实际阶梯电压与理想阶梯电压(1LSB)之间的差值,如图 2-2(d)

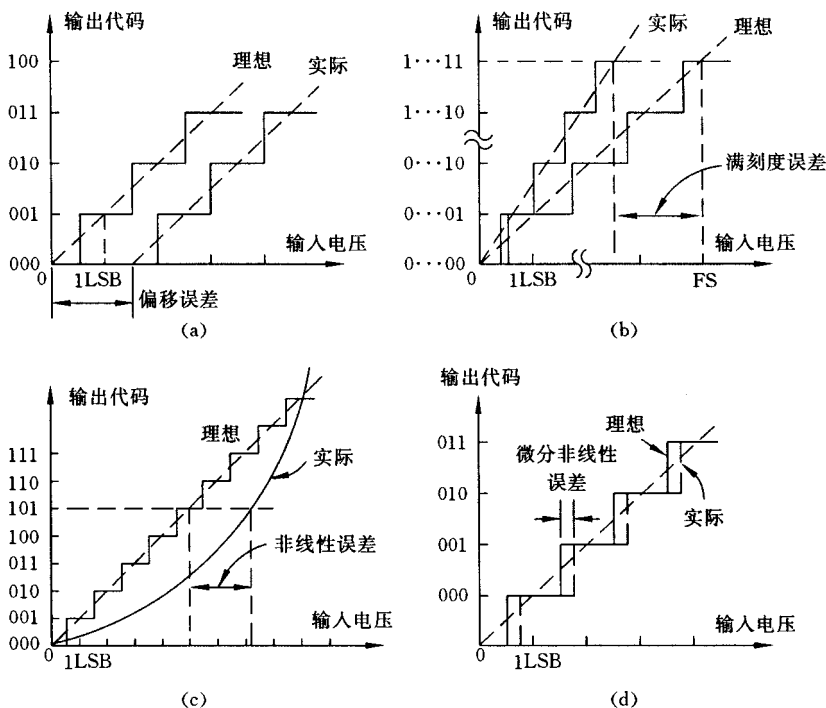


图 2-2 A/D 转换器的转换精度

所示。为保证 A/D 转换器的单调性能, A/D 转换器的微分非线性误差一般不大于 1LSB。所谓单调性能是指转换器转移特性曲线的斜率在整个工作区间始终不为负值。

非线性误差和微分非线性误差与 A/D 转换器器件有关, 它们很难通过外部电路进行修正。

3. 转换速率

转换速率是指 A/D 转换器在每秒钟内所能完成的转换次数。这个指标也可表述为转换时间, 即 A/D 转换从启动到结束所需的时间, 两者互为倒数。例如, 某 A/D 转换器的转换速率为 5MHz, 则其转换时间是 200ns。

4. 满刻度范围

满刻度范围又称满量程输入电压范围, 是指 A/D 转换器所允许最大的输入电压范围。如(0~5)V, (0~10)V, (-5~+5)V 等。满刻度值只是个名义值, 实际的 A/D 转换器的最大输入电压值总比满刻度值小 $1/2^n$ (n 为转换器的位数)。这是因为 0 值也是 2^n 个转换器状态中的一个。例如, 某 12 位的 A/D 转换器的满刻度值为 10V, 而实际允许的最大输入电压值为 $\frac{4095}{4096} \times 10 = 9.9976V$ 。

世界各公司所生产的 A/D 转换器给出的技术指标, 其名称和表达方式并不完全相同, 使用时应认真阅读产品手册。

A/D 转换器的种类繁多, 用于智能仪器设计的 A/D 转换器主要有逐次比较式、积分式、 Σ - Δ 型、并行比较式和改进型。

逐次比较式 A/D 转换器的转换时间与转换精度比较适中, 转换时间一般在 μs 级, 转换精度一般在 0.1% 上下, 适用于一般场合。

积分式 A/D 转换器的核心部件是积分器, 因此速度较慢, 其转换时间一般在 ms 级或更长。但抗干扰性能强, 转换精度可达 0.01% 或更高。适于在数字电压表类仪器中采用。

Σ - Δ 型 A/D 转换器是一种新型的转换器。由于采用了过采样、噪声整形及数字滤波等技术, 其有效分辨率可高达 24dB, 而且具有较高的集成度, 很适合应用于高精度、高集成度、中低速和性价比高的仪器仪表中。

并行比较式又称闪烁式, 由于采用并行比较, 因而转换速率可以达到很高, 其转换时间一般在 ns 级, 但抗干扰性能较差, 由于工艺限制, 其分辨率一般不高于 8 位。这类 A/D 转换器可用于数字示波器等要求转换速度较快的仪器中。

改进型是在上述某种形式 A/D 转换器的基础上, 为满足某项高性能指标而改进或复合而成的, 例如余数比较式即是在逐次比较式的基础上加以改进, 使其在保持原有较高转换速率的前提下精度可达 0.01% 以上。改进型在智能仪器中主要用于以高精度数字电压表为基础的智能仪器中, 因而这类 A/D 转换器将在第 6 章中结合仪器一起讨论。

2.1.2 逐次比较式 A/D 转换器及其接口

2.1.2.1 逐次比较式 A/D 转换器原理概述

一个 N 位的逐次比较式 A/D 转换器的结构如图 2-3 所示, 它由 N 位寄存器、 N 位 D/A 转换器、比较器、逻辑控制电路、输出缓冲器等五部分组成, 其工作原理为: 当启动信号作用后, 时钟信号先通过逻辑控制电路使 N 位寄存器的最高位 D_{N-1} 为 1, 以下各位为 0, 这个二进制代码经 D/A 转换器转换成电压 U_0 (此时为全量程电压的一半) 送到比较器与输入的模拟电

压 U_X 比较。若 $U_X > U_0$ ，则保留这一位；若 $U_X < U_0$ ，则 D_{N-1} 位置 0。 D_{N-1} 位比较完毕后，再对下一位即 D_{N-2} 位进行比较，控制电路使寄存器 D_{N-2} 为 1，其以下各位仍为 0，然后再与上一次 D_{N-1} 结果一起经过 D/A 转换后再次送到比较器与 U_X 相比较。如此一位一位地比较下去，直至最后一位 D_0 比较完毕为止，最后，发出 EOC 信号表示转换结束。这样经过 N 次比较后， N 位寄存器保留的状态就是转换后的数字量数据。

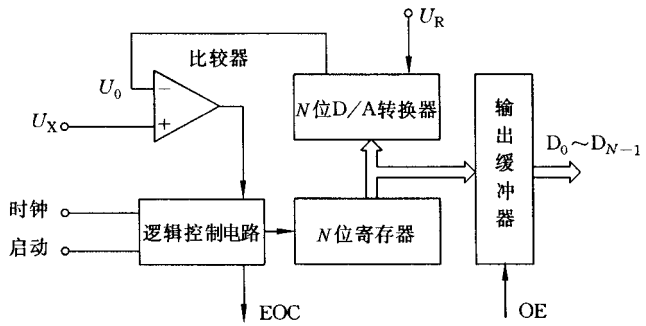


图 2-3 逐次比较式 A/D 转换器的结构

目前，逐次比较式 A/D 转换器大都做成单片集成电路的形式，因而 A/D 转换器的实际转换过程已不是非常重要。使用时只需发出 A/D 转换启动信号，然后在 EOC 端查知 A/D 转换过程结束后，取出数据即可。下面以应用很广泛的 ADC0809 为例介绍其组成及接口技术。

2.1.2.2 ADC0809 芯片及其接口

ADC0809 是 8 路 8 位逐次比较式 A/D 转换器，它能分时地对 8 路模拟量信号进行 A/D 转换，结果为 8 位二进制数据。ADC0809 的结构如图 2-4 所示。

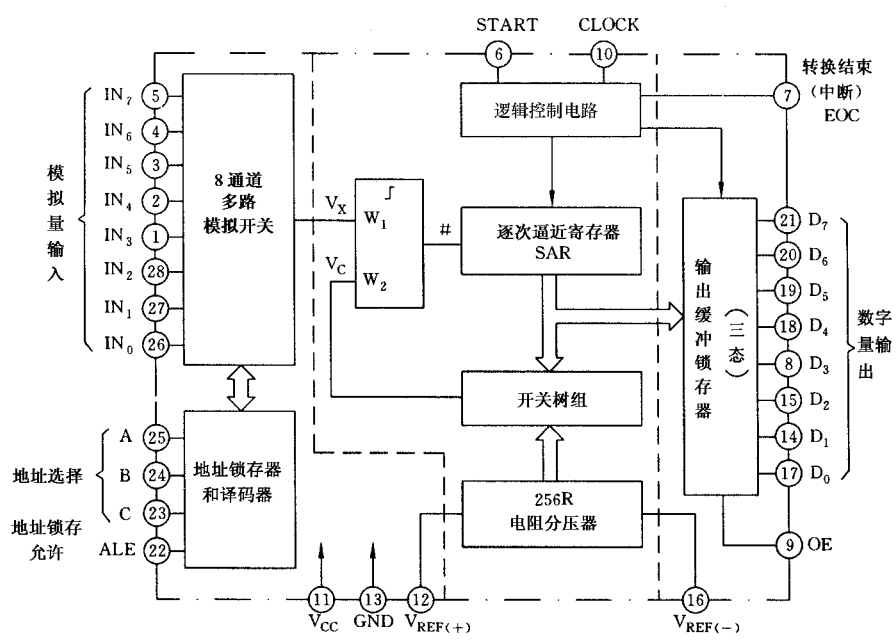


图 2-4 ADC0809 原理结构图

ADC0809 由三大部分组成:

第一部分是 8 路输入模拟量选择电路,8 路输入模拟量信号分别接到 IN_0 至 IN_7 端,究竟选择哪一路去进行 A/D 转换由地址锁存器与译码器电路控制。A, B, C 为输入地址选择线,地址信息在 ALE 的上升沿时刻打入地址锁存器。

第二部分是一个逐次比较式 A/D 转换器,START 为启动信号,要求输入正脉冲信号,在上升沿复位内部逐次逼近寄存器,在下降沿启动 A/D 转换。EOC 为转换结束标志位,“0”表示正在转换,“1”表示一次 A/D 转换的结束。CLOCK 为外部时钟输入信号,时钟频率决定了 A/D 转换器的转换速率,ADC0809 每一通道的转换约需(66~73)个时钟周期,当时钟频率取 640kHz 时,转换一次约需 $100\mu\text{s}$ 时间,这是 ADC0809 所能容许的最短转换时间。

第三部分是三态输出缓冲锁存器,A/D 转换的结果由 EOC 信号上升沿打入三态输出缓冲锁存器。OE 为输出允许信号,当向 OE 端输入一个高电平时,三态门电路被选通,这时便可读取结果。否则缓冲锁存器输出为高阻态。

ADC0809 的时序图如图 2-5 所示。从时序图中可以看到,在启动 ADC0809 后,EOC 约在 $10\mu\text{s}$ 后才变为低电平,因而在用 START 启动 0809 转换器后,不能立即通过检测 EOC 来判断转换是否结束,而应等待约 $10\mu\text{s}$ 再检测,否则会出现错误结果。编程时必须注意到这一点。

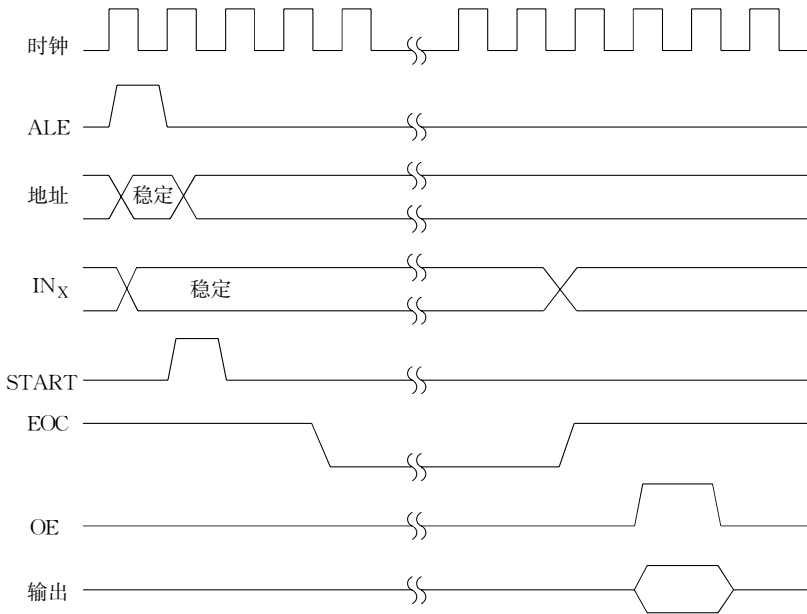


图 2-5 ADC0809 时序图

ADC0809 输出带有三态输出锁存器,因而可以不加 I/O 接口芯片,直接接到微型计算机系统的总线上,图 2-6 给出了 ADC0809 与单片机 8031 接口的一个典型电路。

图 2-6 中,ADC0809 的时钟信号(CLOCK)由 8031 的 ALE 端的输出脉冲(其频率为 8031 时钟频率的 1/6)经二分频得到,如果单片机的时钟频率为 6MHz,则 ADC0809 的 CLOCK 端的频率为 500 kHz,即 ADC0809 的转换时间约 $128\mu\text{s}$ 。这里,将 ADC0809 作为 8031 的一个外扩并行 I/O 端口,由地址线 $P_{2.0}$ 和 \overline{WR} 联合控制 ADC0809 的 START 和 ALE 端,低三位地址线加到 ADC0809 的 A, B, C 端,所以选中 ADC0809 的 IN_0 通道的地址为 FEF8H。 $P_{2.0}$ 还

和RD联合控制 ADC0809 的 OE 端,来读取数据。

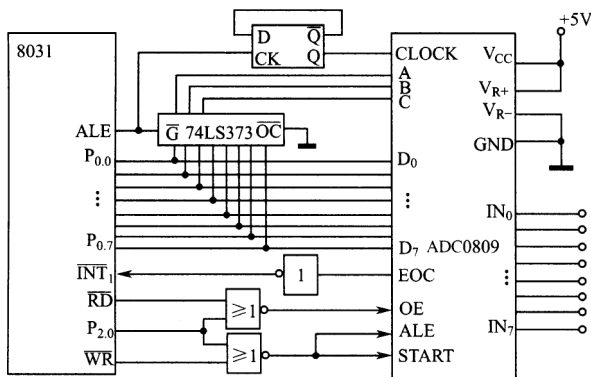


图 2-6 ADC0809 与单片机 8031 接口电路

根据 A/D 转换器与微处理器连接方式以及智能仪器要求的不同,实现 A/D 转换软件的控制方式就不同。目前常用的控制方式主要有:程序查询方式,延时等待方式和中断方式。

1. 程序查询方式

所谓程序查询方式,就是首先由微处理器向 A/D 转换器发出启动信号,然后写入转换结束信号,查询转换是否结束,若转换结束,可以写入数据,否则再继续写入转换结束信号进行查询,直至转换结束再写入数据。

这种程序设计方法比较简单,可靠性高,但由于微型计算机把许多时间都消耗在“查询”的过程中,因而效率低。实际应用的许多系统对于消耗的这点时间还是允许的,因此,这种方法应用比较普遍。

2. 延时等待方式

所谓延时等待方式是指在向 A/D 发出启动信号后,先根据所采用的 A/D 转换器所需的转换时间进行软件延时等待,延时程序执行完以后,A/D 转换过程也已结束,便可读入数据。在这种方式中,为了保险起见,通常延时时间应略大于 A/D 转换所实际需要的时间,本例 A/D 转换时间为 $128\mu\text{s}$,因而等待的延时时间应选在 $140\mu\text{s}$ 左右。这种方式不足之处是占用了较多的时间,因而适合于微处理器处理任务比较少的场合。这种方式的优点是不占用查询端口。

3. 中断方式

前两种方式中,在 A/D 转换的整个过程中,微处理器实际处于等待方式,因而效率比较差。在中断方式中,微处理器启动 A/D 转换后可转去处理其他事情,A/D 转换结束便向微处理器发出中断申请信号,微处理器响应中断后再来读入数据。这样,微处理器与 A/D 转换器并行工作,提高了工作效率。

下面结合图 2-6 所示的 ADC0809 与 8031 的接口电路,给出查询、等待定时和中断这三种方式下的转换程序。转换程序的功能是将由 IN_0 端输入的模拟电压转换为对应的数字量,然后再存入 8031 内部 RAM 的 30H 单元中。

a. 查询方式

```
MOV    DPTR, #0FEF8H           ;指出  $\text{IN}_0$  通道地址
MOV    A, #00H
MOVX   @DPTR, A                ;启动  $\text{IN}_0$  通道转换
```

```

MOV R2, #20H
DLY: DJNZ R2, DLY ;延时,等待 EOC 变低
WAIT: JB P3.3, WAIT ;查询,等待 EOC 变高
MOVX A, @DPTR
MOV 30H, A ;结果存 30H

```

b. 延时等待方式

```

MOV DPTR, #0FEF8H
MOV A, #00H
MOVX @DPTR, A ;启动 IN0 通道
MOVX R2, #48H
WAIT: DJNZ R2, WAIT ;延时约 140μs
MOVX A, @DPTR
MOV 30H, A ;转换结果存 30H

```

c. 中断方式

主程序:

```

MAIN: SETB IT1 ;选 INT1 为边沿触发
SETB EX1 ;允许 INT1 中断
SETB EA ;打开中断
MOV DPTR, #0FEF8H
MOV A, #00H ;启动 A/D 转换
MOVX @DPTR, A
..... ;执行其他任务

```

中断服务程序:

```

INTR1: PUSH DPL ;保护现场
PUSH DPH
PUSH A
MOV DPTR, #0FEF8H
MOVX A, @DPTR ;读转换结果
MOV 30H, A ;结果存 30H
MOV A, #00H
MOVX @DPTR, A ;启动下一次转换
POP A ;恢复现场
POP DPH
POP DPL
RETI ;返回

```

为了得到较高的 A/D 转换精度,实际制作时应进行满刻度校准。ADC0809 的实际满刻度值为 $5V \times \frac{255}{256} = 4.98V$ 。进行满刻度校准时,先将稳定的直流电压源(或干电池)经电位器分压后作为被测电压信号,加到 ADC0809 的模拟量输入通道 IN₀ 端,并执行上述程序;然后逐步加大输入的被测电压并观察 ADC0809 输出的数字量,当输入的被测电压达到 4.98V 时,

ADC0809 输出的数字量刚好从 11111110 变到 11111111, 即认为满刻度已校准好。否则, 应调整加在 V_{R+} 端的基准电压值。

2.1.2.3 AD574 芯片及其接口

为了提高精度, 有时需要用到 10, 12, 16 位等高精度的 A/D 转换器。由于这类 A/D 转换器输出的数字高于 8 位, 因此在与 8 位机接口时, 需要将数据分时传输。下面以 AD574 为例来说明其接口原理。

AD574 是 12 位快速逐次比较式 A/D 转换器, 其最快转换时间为 $25\mu\text{s}$, 转换误差为 $\pm 1\text{LSB}$ 。AD574 具有下述几个基本特点: 片内含有电压基准和时钟电路等, 因而外围电路较少; 数字量输出具有三态缓冲器, 因而可直接与微处理器接口; 模拟量输入有单极性和双极性两种方式, 接成单极性方式时, 输入电压范围为 $0\sim 10\text{V}$ 或 $0\sim 20\text{V}$, 接成双极性方式时, 输入电压范围为 $-5\sim +5\text{V}$ 或 $-10\sim +10\text{V}$ 。AD574 原理与引脚图如图 2-7 所示, 主要引脚信号定义如下:

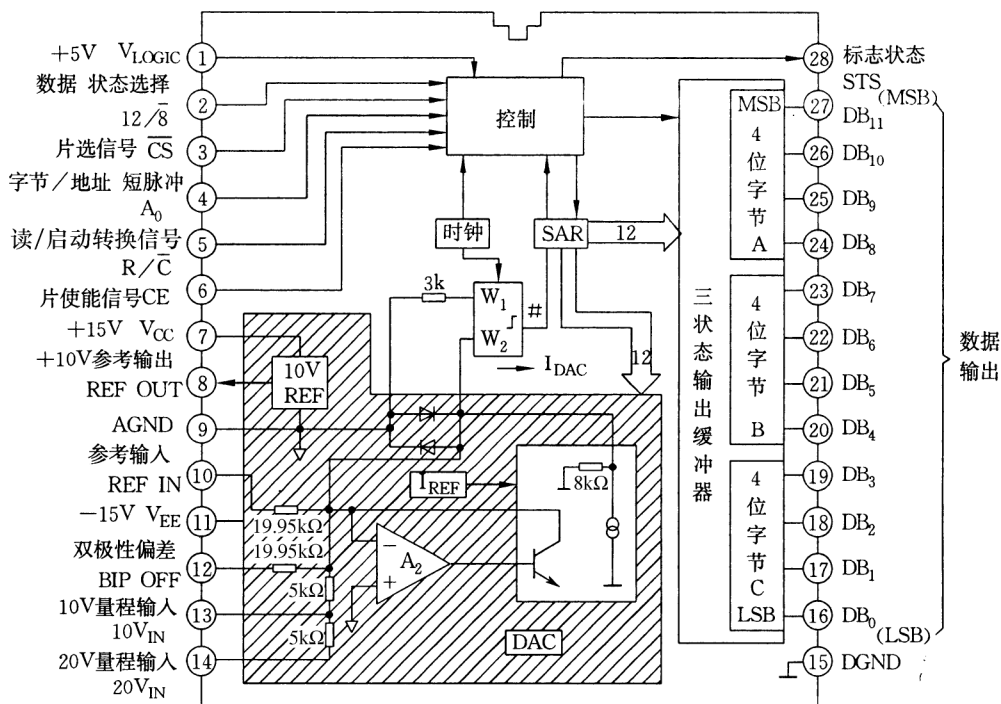


图 2-7 AD574 原理与引脚图

$\overline{\text{CS}}$: 片选信号, 低电平有效。

CE: 片使能信号, 高电平有效。

$\text{R}/\overline{\text{C}}$: 读/启动转换信号, 高时读 A/D 转换结果, 低时启动 A/D 转换。

$12/8$: 输出数据长度控制信号, 高为 12 位, 低为 8 位。

A_0 : A_0 信号具有两种含义。当 $\text{R}/\overline{\text{C}}$ 为低时, A_0 为高, 启动 8 位 A/D 转换; A_0 为低, 启动 12 位 A/D 转换。当 $\text{R}/\overline{\text{C}}$ 为高时, A_0 为高, 输出低 4 位数据; A_0 为低, 输出高 8 位数据。

上述 5 个信号的组合所对应的 A/D 转换器的状态如表 2-1 所示。

表 2-1 AD574 的操作

CE	\overline{CS}	R/ \overline{C}	12/8	A ₀	操 作
1	0	0	×	0	12 位转换
1	0	0	×	1	8 位转换
1	1	0	+5V	0	12 位并行输出
1	0	1	接地	0	输出高 8 位数据
1	0	1	接地	1	输出低 4 位数据

STS: 工作状态信号,高表示正在转换,低表示转换结束。

REF IN: 基准输入线。

REF OUT: 基准输出线。

BIP OFF: 单极性补偿。

DB₁₁~DB₀: 12 位数据线。

10V_{IN}, 20V_{IN}: 模拟量输入端。

根据 AD574 各引脚信号的功能,8031 单片机与 AD574 的接口电路可按如图 2-8 所示电路来安排。由于 8031 的高 8 位地址 P_{2.0}~P_{2.7} 没有使用,故可采用寄存器间接寻址方式。其中启动 A/D 的地址为 1FH,读出低 4 位数地址为 7FH,读出高 8 位数地址为 3FH。

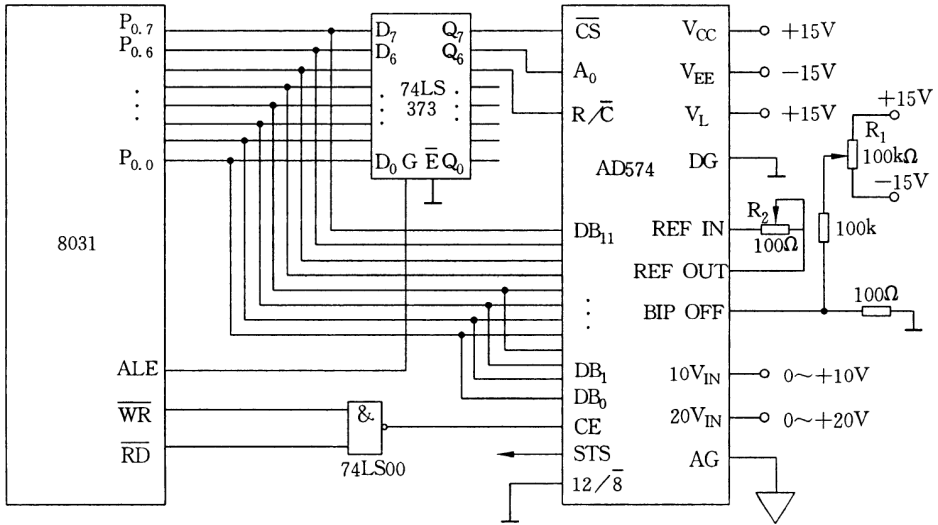


图 2-8 AD574 与 8031 单片机的接口电路

图中 STS 可有三种接法以对应三种控制方式:如果 STS 空着,单片机只能采取延时等待方式,在启动转换后,延时 25 μ s 以上时间,再读入 A/D 转换结果;如果 STS 接单片机一条端口线,单片机就可以用查询的方法等待 STS 为低后再写入 A/D 转换结果;如果 STS 接单片机外部中断线,就可以在引起单片机中断后,再写入 A/D 转换结果。

本例采用延时等待方式,其对应控制程序清单如下:

```

MOV    R0, #1FH                ;启动
MOVX   @R0, A
MOV    R7, #10H                ;延时
DJNZ   R7, $
MOV    R1, #7FH                ;读低 4 位
MOVX   A, @R1
MOV    R2, A                    ;存低 4 位
    
```

MOV R1, #3FH ; 读高 8 位
 MOVX A, @R1
 MOV R3, A ; 存高 4 位
 SJMP \$

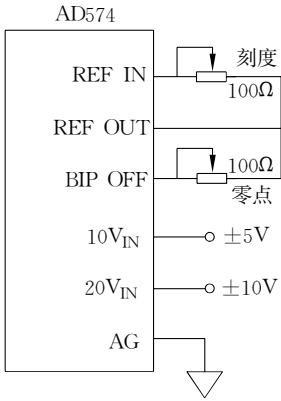


图 2-9 AD574 双极性模拟输入接线方式

10V_{IN}端输入时: -5V→0V→+5V 对应 000H→800H→FFFH
 20V_{IN}端输入时: -10V→0V→+10V 对应 000H→800H→FFFH

图 2-8 是按单极性模拟输入的方式接线,10V_{IN}端的输入电压范围为 0~+10,1LSB 对应的模拟电压为 2.44mV;20V_{IN}端的输入电压的范围为 0V~20V,1LSB 对应的模拟电压为 4.88mV。图中 R₁ 用于零点调整,R₂ 用于满刻度校准。方法为:如果输入电压信号接 10V_{IN}端,调整 R₁,使得输入模拟电压为 1.22mV(即 1/2LSB)时,输出数字量从 0000 0000 0000 变到 0000 0000 0001;调整 R₂,使得输入电压为 9.9963V 时,数字量从 1111 1111 1110 变到 1111 1111 1111。这时即认为零点及满刻度校准好了。

对于双极性模拟输入方式,需要把 REF IN, REF OUT, 和 BIP OFF 三个引脚按图 2-9 进行连接。双极性输入方式的零点调整与满刻度校准的方法与单极性方式所采用的方法相似,不再赘述。需要注意的是,输入模拟量与输出数字量之间的对应关系为:

2.1.3 积分式 A/D 转换器及其接口

积分式 A/D 转换器是一种间接式 A/D 转换器,其工作原理是:先用积分器把输入模拟电压转换成中间量(时间 T 或频率 f),然后再把中间量转换成数字。积分式 A/D 转换器又可进一步分为许多类型,本节仅讨论其中最基本的双积分式 A/D 转换器及接口技术。

2.1.3.1 双积分式 A/D 转换器原理概述

双积分式 A/D 转换器又称双斜式 A/D 转换器,其原理框图与工作波形图如图 2-10 所示。整个转换过程在逻辑控制电路的控制下按以下三个阶段进行。

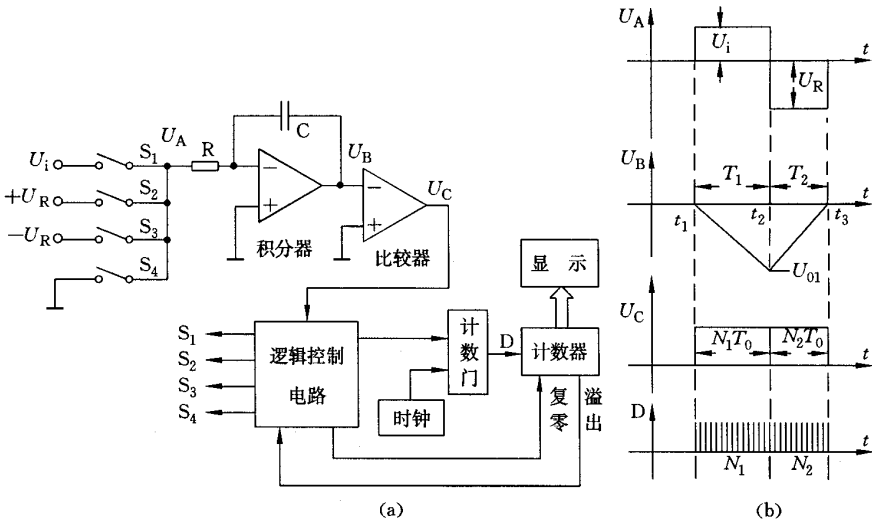


图 2-10 双积分式 A/D 转换器的原理框图与工作波形图

1. 预备阶段

逻辑控制电路发出复位指令,把计数器清零,使 S_4 闭合,积分器输入/输出都为零。

2. 定时积分阶段 T_1

在 t_1 时刻,逻辑控制电路发出启动指令,使 S_4 断开, S_1 闭合,于是积分器开始对输入电压 U_i 积分,同时打开计数门,计数器开始计数。当计数器计满 N_1 时(t_2 时刻),计数器的溢出脉冲使逻辑控制电路发出控制信号使 S_1 断开,于是,定时积分阶段 T_1 结束。这时,积分器的输出电压 U_{01} 为

$$U_{01} = -\frac{1}{RC} \int_{t_1}^{t_2} U_i dt = -\frac{T_1 \bar{U}_i}{RC} \quad (2.1)$$

式中, \bar{U}_i 为输入电压 U_i 在 T_1 内的平均值。

3. 定值积分阶段 T_2

逻辑控制电路在 t_2 时刻令 S_1 断开的同时,也使与输入电压 U_i 极性相反的基准电压接入积分器。本例设 U_i 为正值,则令 S_3 闭合,于是积分器开始对基准电压 $-U_R$ 进行定值积分,积分器的输出电压从 U_{01} 值向零电平斜变,与此同时,计数器也重新从零开始计数,当积分器输出电压达到零电平时刻(即 t_3 时刻),比较器翻转,逻辑控制电路发出计数器关门信号,使计数器停止计数,此时计数器保留的计数值为 N_2 。

定值积分阶段 T_2 结束时,积分器输出电平为零,则有

$$0 = U_{01} - \frac{1}{RC} \int_{t_2}^{t_3} (-U_R) dt \quad (2.2)$$

把式(2.1)代入上式得

$$\frac{T_1 \bar{U}_i}{RC} = \frac{T_2 U_R}{RC}$$

$$T_2 = \frac{T_1 \bar{U}_i}{U_R} \quad (2.3)$$

由式(2.3)可见, T_2 与输入电压的平均值 \bar{U}_i 成正比。

如果在 T_2 时间内对时钟脉冲进行计数,那么所得时钟脉冲个数也与 \bar{U}_i 成正比,从而完成了电压—数字的转换过程。

设时钟脉冲的周期为 T_0 ,计数器的容量为 N_1 ,则 $T_1 = N_1 T_0$, $T_2 = N_2 T_0$,式(2.3)可改写为

$$N_2 = \frac{N_1 \bar{U}_i}{U_R} \quad (2.4)$$

该计数值 N_2 经寄存器输出,即完成了由模拟电压 U_i 向数字信号的转换。

双积分式 A/D 转换器有两方面的突出优点:

(1) 抗干扰能力强

这是因为双积分式 A/D 转换器的结果与输入信号的平均值成正比,因而对叠加在输入信号上的交流干扰有良好的抑制作用,即串模干扰抑制能力比较大。50Hz 的工频干扰一般是最主要的串模干扰成分,如果选定采样时间 T_1 的时间为工频周期 20ms 的整数倍,则对称的工频干扰在理想情况下可以完全消除。

(2) 性能价格比高

这是由于在转换过程中的两次积分中使用了同一积分器,又使用同一时钟去测定 T_1 和 T_2 ,因此对积分器的精度和时钟的稳定性等指标都要求不高,使成本降低。

双积分式 A/D 转换器的主要缺点是速度较慢,一般情况下每秒转换几次,最快每秒 20 余次。除此之外,积分器和比较器的失调偏移不能在两次积分中抵消,会造成较大的转换误差。

为了将 A/D 转换器中的运算放大器和比较器的漂移电压降低,常采用自动调零技术。自动调零技术实际上是在双积分式 A/D 转换器转换过程中增加了两个积分周期,分别测出 A/D 转换器中运算放大器和比较器的失调电压,并分别存储在电容器或寄存器中。当对外加的模拟信号进行转换时,就可以扣除上述已存储的失调电压,实现精确的 A/D 转换。自动调零技术可将失调电压降低 1~2 个数量级。

2.1.3.2 微处理器控制双积分式 A/D 转换器

双积分式 A/D 转换器与处理器系统的接口有两种方法:第一种方法是采用微处理器直接实现对双积分式 A/D 转换器全部转换过程的控制;第二种方法是采用含有逻辑控制电路的单片式双积分式 A/D 转换器芯片,其接口的任务主要是在双积分 A/D 转换结束之后读取结果。下面先讨论第一种方法。

微处理器控制双积分式 A/D 转换器的原理可用如图 2-11 所示的框图来说明。微处理器与双积分式 A/D 转换器的模拟电路部分之间有一个 4 位的输出口和一个 1 位的输入口。4 位输出口的 $Q_0 \sim Q_3$ 分别控制开关 $S_1 \sim S_4$ 的通断,输入口连接到 D_0 数据线,微处理器通过输入口检查比较器的状态,用以在定时积分阶段结束时选择加入基准电压极性以及在定值积分阶段判别积分是否结束(根据比较器反相)。双积分式 A/D 转换器的计数器由微处理器内部的寄存器通过软件计数方法来完成。设积分时间为 100ms,微处理器控制双积分式 A/D 转换器工作的典型软件流程框图如图 2-12 所示。

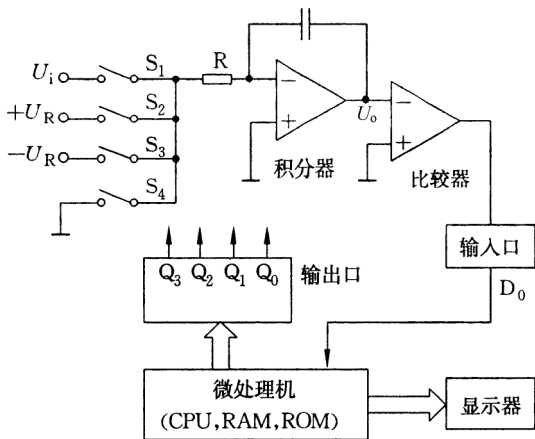


图 2-11 微处理器控制双积分式 A/D 转换器的原理图

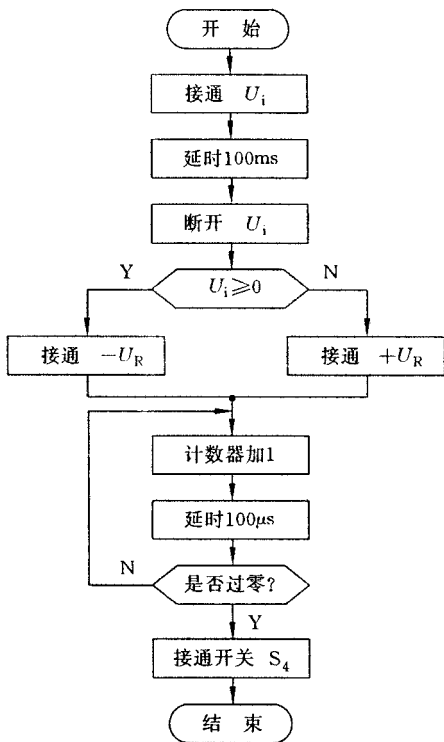


图 2-12 控制流程框图

在第一次积分结束时,可以通过读取比较器的输出状态来判定输入电压的极性。例如,当比较器输出为高电平,说明输入的电压为正极性,因此积分器应在第 T_2 时期加入负基准电压,即接通 S_3 ;反之,应接通 S_2 。

在 T_2 时期内,微处理机要完成对 T_2 的测量和积分器的过零点检测两项工作。对 T_2 的测量是通过软件计数的方法来原因。同时,每当计数器加 1 就检测一次积分器输出是否过零,若未过零,说明 T_2 时期还没结束,应该继续加 1 计数;若过零,说明 T_2 期结束,停止计数。

2.1.3.3 MC1443A /D 芯片及其接口

目前,双积分式 A/D 转换器已能做成单片集成电路的形式。这些集成芯片大都采用了自动调零技术,并且其数字输出大多采用位扫描的 BCD 码形式。下面以广为使用的 MC14433 为例来讨论这类双积分式 A/D 芯片的接口技术。

MC14433(国产 5G14433)是采用 CMOS 工艺且具有零漂补偿的 $3\frac{1}{2}$ 位(BCD 码)单片双积分式 A/D 转换器,该电路只需外加二个电容和二个电阻就能实现 A/D 转换功能。其主要技术指标为:转换速率(3~10)Hz,转换精度 $\pm 1\text{LSB}$,模拟输入电压范围 $0 \sim \pm 1.999\text{V}$ 或 $0 \sim \pm 199.9\text{mV}$,输入阻抗大于 $100\text{M}\Omega$ 。

MC14433 采用 24 脚双列直插式封装,其结构框图与引脚图如图 2-13 所示,各引脚定义如下:

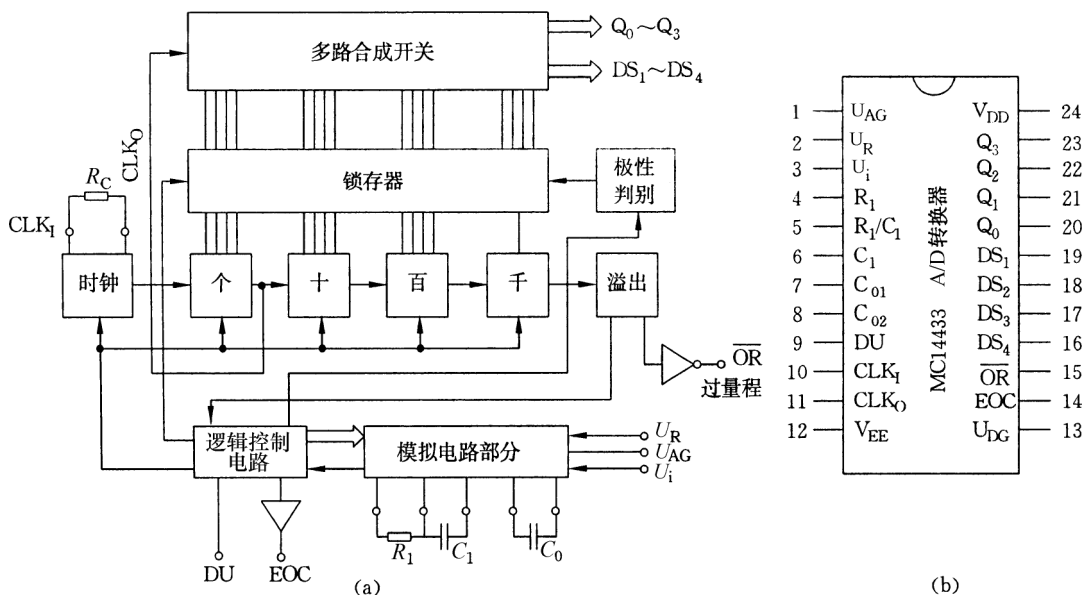


图 2-13 MC14433 的结构框图与引脚图

V_{DD}, V_{EE}, V_{SS} : V_{DD}, V_{EE} 为正、负电源端, V_{SS} 为公共接地端,电压范围为 $\pm 4.5 \sim \pm 8\text{V}$,一般取 $\pm 5\text{V}$ 。为提高电源抗干扰能力,正负电源端应分别与 V_{SS} 端跨接去耦电容。

U_i : 被测信号输入端,其对应地端为 U_{AG} (模拟地)。

U_R : 基准电压输入端,其对应地端为 U_{AG} 。基准电压 $+2\text{V}$ 或 $+200\text{mV}$,可由 MC1403 通过分压提供。

CLK_I, CLK_O : 时钟端,用于外时钟频电阻 R_C 。当 $R_C = 470\text{k}\Omega$ 时, $f_{CLK} \approx 66\text{kHz}$; $R_C =$

200kΩ 时, $f_{CLK} \approx 140\text{kHz}$

$R_1, C_1, R_1/C_1$: 外接积分电阻 R_1 、积分电容 C_1 端。 R_1, C_1 的估算公式如下

$$R_1 = \frac{U_{\text{imax}}}{C_1} \times \frac{T}{\Delta U}$$

式中, U_{imax} 为输入电压满量程值; ΔU 为积分电容上允许充电电压的最大幅度, 其值为 $\Delta U = U_{DD} - U_{\text{imax}} - 0.5\text{V}$; T_1 为积分时间, 其值为 $T = \frac{N_1}{f_{CLK}} = 4\,000 \times \frac{1}{f_{CLK}}$ 。

按上式计算, 若 $C_1 = 0.1\mu\text{F}$, $U_{DD} = 5\text{V}$, $f_{CLK} = 66\text{kHz}$, 则当 $U_{\text{xmax}} = 2\text{V}$ 时, $R_1 = 480\text{k}\Omega$ 。

C_{01}, C_{02} : 外接失调补偿电容端。补偿电容一般取值 $0.1\mu\text{F}$ 。

EOC: 转换结束标志端, 每一转换周期结束后, 该端输出一脉宽为 $1/2$ 时钟周期的正脉冲。

DU: 转换更新控制端。当向该端输入一正脉冲时, 则当前转换周期的转换结果将被送入到输出锁存器, 否则输出锁存器将保留原来数据。若 DU 与 EOC 连接, 则每一次转换结果都将被自动送出。

$\overline{\text{OR}}$: 溢出标志端。平时为高电平, 当 $U_i > U_R$ 时, 输出低电平。

Q_0, Q_1, Q_2, Q_3 : A/D 转换结果输出端。采用 BCD 码, 其中 Q_0 为 LSB。

DS_1, DS_2, DS_3, DS_4 : 多路调制选通脉冲信号输出端。

MC14433 转换结果以 BCD 码形式, 分时按千、百、十、个位由 $Q_0 \sim Q_3$ 端送去, 相应的位选通信号由 $DS_1 \sim DS_4$ 提供。每个选通脉冲宽度为 18 个时钟周期, 相邻选通脉冲之间的间隔为 2 个时钟周期。其输出时序如图 2-14 所示。

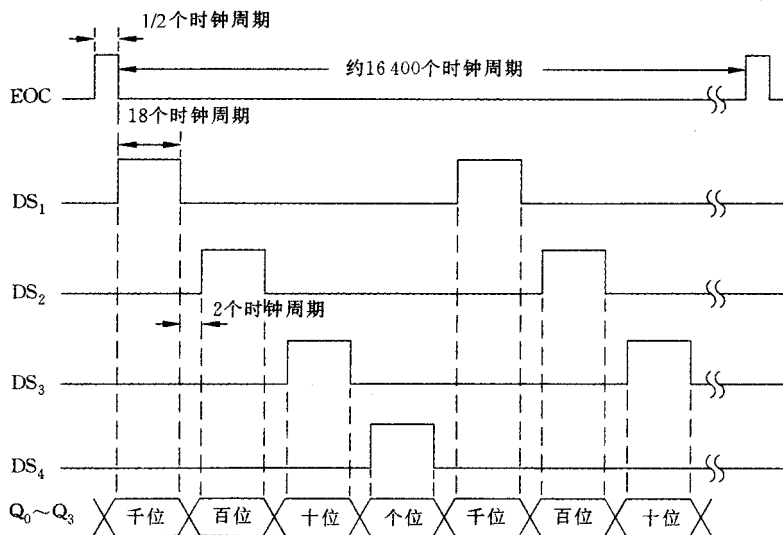


图 2-14 MC14433 输出时序图

在 DS_2, DS_3, DS_4 选通期间, $Q_0 \sim Q_3$ 分时输出三个完整的 BCD 码数, 分别代表百位、十位、个位的信息。但在 DS_1 选通期间, 输出端 $Q_3 \sim Q_0$ 除表示千位信息外, 还有超欠量程和极性标志信号, 具体规定为: Q_3 表示千位数, 低电平“0”表示千位为 1, 高电平“1”表示千位为 0; Q_2 代表被测电压的极性, “1”表示正, “0”表示负; Q_0 为超欠量程标志, “1”表示超或欠量程, 其中 Q_3 为 1 时为欠量程, Q_3 为 0 时为超量程。

MC14433 内部的模拟部分电路图如图 2-15 所示, 其中缓冲器 A_1 接成电压跟随器形式,

以提高 A/D 转换器的输入阻抗。 A_2 与外接的电阻 R_1 和电容 C_1 一起构成积分器。 A_3 为比较器，主要功能是完成“0”电平检出。由于运放 A_1, A_2, A_3 在工作时不可避免地存在输入失调电压，因此在转换过程中还要进行自动调零。图中的 C_0 为调零电容，需外接。

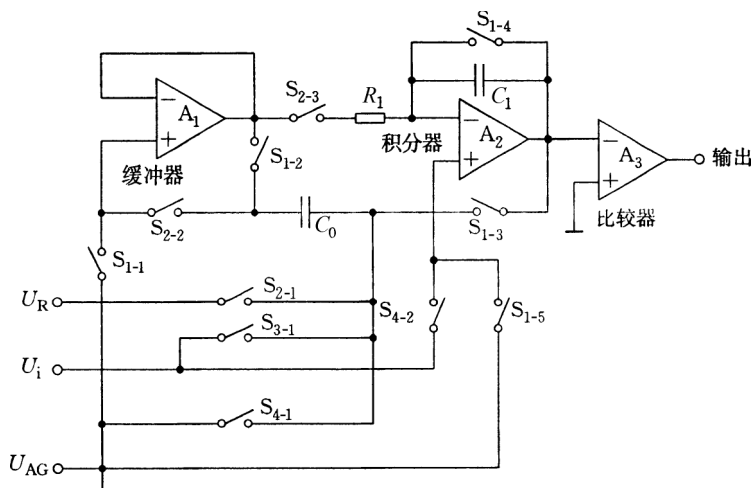


图 2-15 MC14433 模拟部分电路原理图

一个完整的 A/D 转换过程可分为 6 个阶段，各阶段积分器输出的波形如图 2-16 所示，下面结合各阶段工作的等效电路来说明 A/D 转换的工作过程。

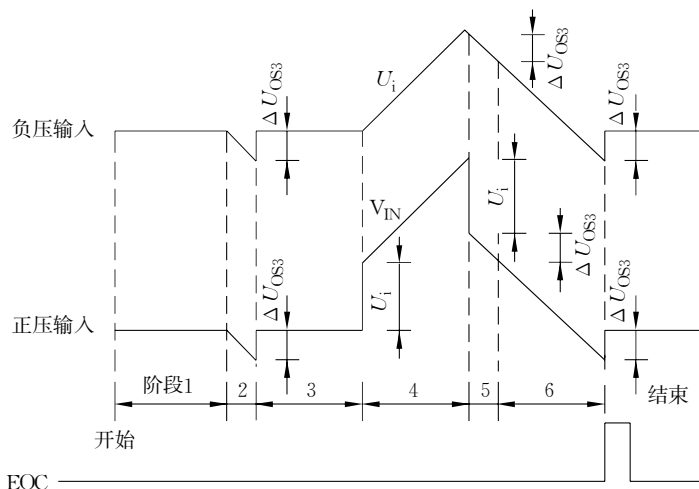


图 2-16 各阶段积分器输出电压的波形图

阶段 1 为模拟调零阶段，在这个工作阶段，MC14433 内部转换电路中的模拟开关 $S_{1-1}, S_{1-2}, S_{1-3}, S_{1-4}$ 和 S_{1-5} 闭合，其余模拟开关都断开，其等效电路如图 2-17(a)。由图可见，在这个阶段 A_1 和 A_2 都接成全负反馈形式，因而 A_1 和 A_2 两者的失调电压都存储在电容 C_0 上。这个阶段占用的时间为 4 000 个时钟脉冲。

阶段 2 为数字调零阶段，在这个工作阶段，模拟部分的开关 $S_{2-1}, S_{2-2}, S_{2-3}$ 和 S_{1-5} 闭合，其余开关断开，其等效电路如图 2-17(b) 所示。本电路设计时令比较器两输入端不对称，即输入端之间有一设定的失调电压 ΔU_{Os3} 。因此，当比较器的反相端输入为零电平时，其输出为低电平。在这个阶段，模拟部分的输入端加有基准电压 U_R ，因而积分器的输出将负向斜变，当达到 $-\Delta U_{Os3}$ 值时，比较器翻转，输出高电平。在此阶段计数器记录下的时钟数被锁存在锁存器中，

其值由失调电压 ΔU_{OS3} 决定。

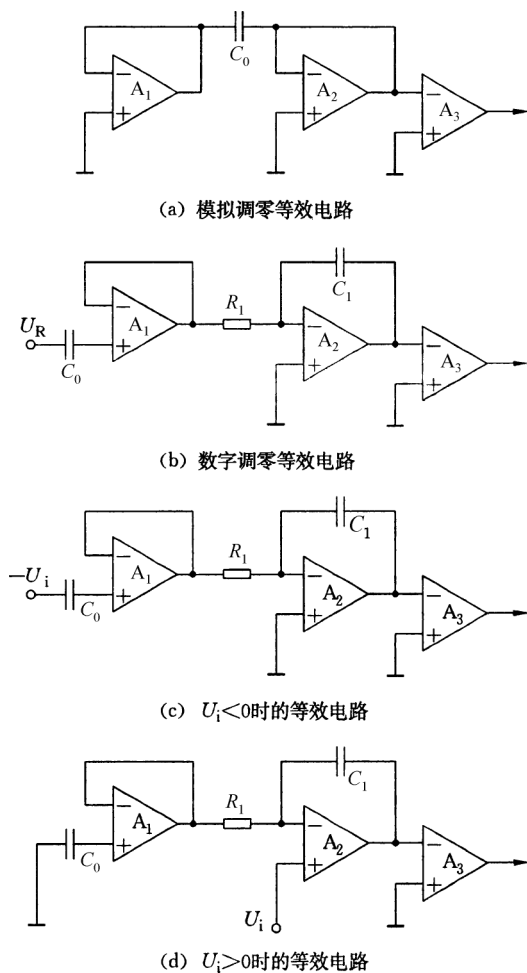


图 2-17 各阶段等效电路图

阶段 3 为第二次模拟调零,其过程同阶段 1。

阶段 4 为对被测电压 U_i 积分阶段。由于 MC14433 器件只用单一的正基准源,对于不同的输入电压极性,模拟部分的等效电路略有不同。

当 $U_i < 0$ 时,模拟开关 $S_{3-1}, S_{2-2}, S_{2-3}$ 和 S_{1-5} 闭合,其等效电路如图 2-17(c)所示。被测电压 $-U_i$ 经过电容 C_0 耦合到缓冲器的同相输入端,显然,缓冲器输入端所加的电压是 $-U_i$ 和在阶段 3 存在电容 C_0 上的失调电压的叠加。这就克服了运算放大器 A_1, A_2 的失调电压对转换的影响,实现了跟随器和积分器失调电压的自动补偿。积分电容 C_1 上充有的电压和输入电压 U_i 的绝对值成正比。

当 $U_i > 0$ 时,模拟开关 $S_{1-1}, S_{2-2}, S_{2-3}$ 和 S_{1-2} 闭合,其等效电路如图 2-17(d)所示。在积分器的反相输入端和地之间加入的是存在 C_0 上的失调电压及 A_1 的失调电压,因而消除了 A_1, A_2 失调电压的影响。由于被测电压 U_i 由积分器的同相输入端输入,这就保证了积分器输出仍正向斜变,从而实现用单一基准源测量正、负极性电压的目的。由于在阶段 4 开始时,积分器的同相输入端从原来的接地状态变为接入 $+U_i$,因此积分器输出跳变一个 $+U_i$ 值。

本阶段占用 4 000 个时钟脉冲。

阶段 5 为对比较器的失调电压进行补偿。此时模拟开关 $S_{2-1}, S_{2-2}, S_{2-3}$ 和 S_{1-5} 闭合,其等效电路同图 2-17(b)。在此阶段中,积分器开始负向斜变(如果 $U_i > 0$,由于积分器的同相端由原来接入 $+U_i$ 变为接地状态,因此输出电压跳变一个 $-U_i$ 值),同时计数器开始计数。当计数值和阶段 2 寄存在锁存器的值相同时的瞬间,由控制逻辑电路发出信号使计数器清零。本阶段的作用是扣除比较器的失调电压 ΔU_{OS3} ,占用时间同阶段 2。

阶段 6 为对基准电压 U_R 积分阶段,积分电容 C_1 上原来充有的电压按一定的斜率继续放电,直至达到 $-\Delta U_{OS3}$ 使比较器翻转时为止。比较器的翻转经控制逻辑将十进制计数器的状态置入锁存器并经多路开关输出,这个阶段所需时间仅取决于输入电压 U_i 的数值,最多占用 4 000 个脉冲。

以上分析可以看出,MC14433 一次 A/D 转换的时间约需 16 400 个时钟脉冲,若时钟脉冲的频率 $f_0 = 66\text{kHz}$,则一次转换所需的时间为 $T = N/f_0 = 0.25\text{s}$ 。

由于 MC14433 的输出不带有三态输出锁存器,因此 MC14433 的输出端必须通过具有三态输出的并行 I/O 端口才能与微型计算机数据总线相连。对于 8031 应用系统来说,MC14433 的 $Q_0 \sim Q_3, DS_1 \sim DS_3$ 可以通过扩展 I/O 端口与之相连接,但也可直接接到 8031 的 P_1 口。

图 2-18 为 MC14433 与 8031 接口电路简图。图中的 MC14433 所有外部连接器件,都已按规定要求接好,转换器的输出端直接连至 8031 的 P_1 口,转换器的 EOC 信号反相后,作为中断申请信号送至 8031 的 \overline{INT}_1 端。由于 EOC 与 DU 相连,所以每次转换完毕都有相应的 BCD 码及相应的选通信号出现在 $Q_0 \sim Q_3$ 及 $DS_1 \sim DS_4$ 端。设置外部中断为边沿触发方式,要求将转换结果存储在 2EH 与 2FH 单元中,存储格式为:

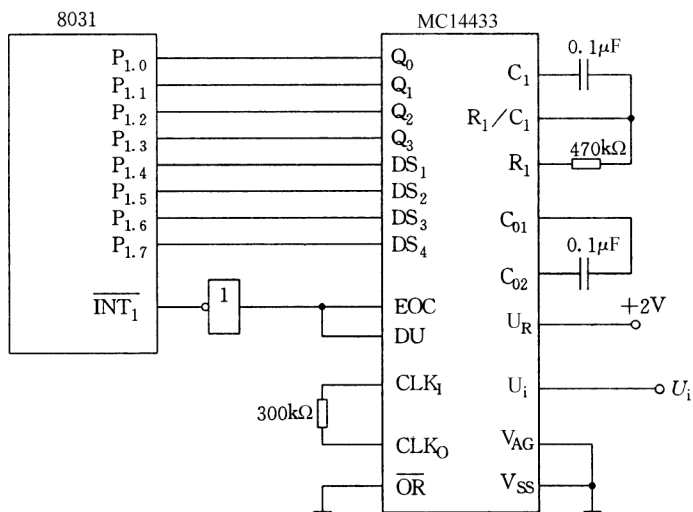


图 2-18 MC14433 与 8031 接口电路简图

	D ₇	D ₆	D ₅	D ₄	D ₃	D ₂	D ₁	D ₀
2EH	符号	×	×	千位				位
2FH		+		位			个	位

其接口程序清单如下:

主程序:

```

INIT:  SETB    IT1                ;选择 INT1 边沿触发方式
        MOVC   IE, #10000100B    ;打开中断,INT1 中断允许
        .....
    
```

中断服务程序:

```
SAP:  MOV    A,P1
      JNB    ACC.4, SAP      ;等待 DS1 选通信号
      JB     ACC.0, SER      ;若超、欠量程,转 SER
      JB     ACC.2, SP1     ;若极性为正,转 SP1
      SETB   77H           ;为负,2EH 单元 D7 为 1
      AJMP  SP2
SP1:  CLR    77H           ;为正,2EH 单元 D7 为 0
SP2:  JB     ACC.3, SP3     ;查千位(1/2 位)
      SETB   74H           ;千位数 2EH 单元 D4 为 1
      AJMP  SP4
SP3:  CLR    74H           ;千位数 2EH 单元 D4 为 0
SP4:  MOV    A, P1
      JNB    ACC.5, SP4     ;等待 DS2 选通信号
      MOV    R0, #2EH      ;
      XCHD  A, @R0        ;百位数送 2EH 低 4 位
SP5:  MOV    A, P1
      JNB    ACC.6, SP5     ;等待 DS3 选通信号
      SWAP  A              ;高低 4 位交换
      INC   R0             ;指针指向 2FH
      MOV   @R0, A        ;十位数 2FH 高 4 位
SP6:  MOV    A, P1
      JNB    ACC.7, SP6     ;等待 DS4 选通信号
      XCHD  A, @R0        ;个位数送 2FH 低 4 位
      RETI                ;中断返回
SER:  SETB   10H           ;置超、欠量程标志
      RETI                ;中断返回
```

MC14433A/D 转换器精度偏低,如果需要更高精度的测量,可选用高精度的 $4\frac{1}{2}$ 位的 ICL7135A/D 转换器芯片、 $5\frac{1}{2}$ 位的 AD7555A/D 转换器芯片和带微处理器的 HI7159A/D 转换器芯片等。其中 AD7555A/D 和 HI7159A/D 转换器精度优于 0.005%,分辨率相当于 17 位二进制 A/D 转换器,而价格并不很高,这就为开发高精度的电压测量仪表创造了良好的条件。

ICL7135, AD7555 和 HI7159 的使用及其与微型计算机的接口技术和 MC14433 类同,具体设计时还需查阅有关技术资料。

2.1.4 Σ - Δ 型 A/D 转换器及其接口

2.1.4.1 Σ - Δ 型 A/D 转换器原理概述

Σ - Δ 型 A/D 转换器是根据前一个采样值与后一个采样值的大小来进行量化编码,从某种意义上讲,它是根据信号波形的包络线进行量化编码的。一个一阶 Σ - Δ 型 A/D 转换器的组成如图 2-19 所示,它由模拟部分和数字部分组成,图中虚线框图是模拟部分。

模拟部分是一个 Σ - Δ 调制器,它的作用是使用过采样技术和量化噪声整形技术,使大部分量化噪声的频谱移到基带之外的高频段,以待数字部分滤除。 Σ - Δ 调制器由锁存比较器(1 位